

ИНСТРУКЦИЯ по техническому обслуживанию (том. 3 – 37)

Цветные телевизоры на шасси MD1 - техническое описание схем

СОДЕРЖАНИЕ

1. МИКРО-КОНТРОЛЛЕР	4
1.1. МИКРО-КОНТРОЛЛЕР	4
2. ПРОМЕЖУТОЧНАЯ ЧАСТОТА (IF)	7
2.1. ПРОМЕЖУТОЧНАЯ ЧАСТОТА ВИДЕОСИГНАЛА	7
2.2. SIF (ПРОМЕЖУТОЧНАЯ ЧАСТОТА АУДИОСИГНАЛА)	9
3. УПРАВЛЕНИЕ AV (АУДИО-ВИДЕО)	11
3.1. УПРАВЛЕНИЕ AV (АУДИО-ВИДЕО)	12
4. ПРОЦЕССОР ВИДЕОСИГНАЛОВ КЗС (RGB)	13
4.1. ПРОЦЕССОР ВИДЕОСИГНАЛОВ КЗС(RGB)	14
4.2. УСИЛИТЕЛЬ СИГНАЛОВ КЗС(RGB)	15
5. ПЕЧАТНАЯ ПЛАТА DG	16
5.1. ВИДЕОПРОЦЕССОР (VPC3210A)	17
5.2. МУЛЬТИ-ОКОННЫЕ ФУНКЦИИ	18
5.3. V -ПРОЦЕССОР (ВЕРТИКАЛЬНОЙ РАЗВЕРТКИ)	20
5.4. БЛОК DFU	24
6. СХЕМА ОБРАБОТКИ ИНФОРМАЦИИ СИСТЕМЫ ОТКЛОНЕНИЯ ЛУЧА (РАЗВЕРТКИ)	26
6.1. ОБЩАЯ ИНФОРМАЦИЯ	26
6.2. ВЫХОДНОЙ СИГНАЛ ГОРИЗОНТАЛЬНОЙ РАЗВЕРТКИ	28
6.3. ВЫХОДНОЙ СИГНАЛ ВЕРТИКАЛЬНОЙ РАЗВЕРТКИ	29
6.4. СХЕМА DAF (ДИНАМИЧЕСКИЙ АСТИГМАТИЗМ И КОРРЕКЦИЯ ФОКУСА)	30
6.5. НАСТРОЙКА ГЕОМЕТРИИ ИЗОБРАЖЕНИЯ	32
7. ЗВУК	33
7.1. СХЕМА MSP	33
7.2. СХЕМА DSP И AI	34
8. МЕГА-ТЕКСТ (MEGA TEXT)	36
9. СХЕМА ПИТАНИЯ	38
9.1. СХЕМА ПЕРЕКЛЮЧЕНИЯ ВХОДНОГО НАПРЯЖЕНИЯ ПЕРЕМЕННОГО ТОКА	38
9.2. ГЛАВНЫЙ РЕГУЛЯТОР ПЕРЕКЛЮЧЕНИЙ	40
9.3. СХЕМЫ УПРАВЛЕНИЯ ПОСТОЯННЫМ НАПРЯЖЕНИЕМ	42
9.4. РЕГУЛЯТОР ПЕРЕКЛЮЧЕНИЯ ДЕЖУРНОГО РЕЖИМА	43
9.5. СХЕМА ЗАЩИТЫ	44
ИНДЕКС СОКРАЩЕНИЙ И НАДПИСЕЙ, ИСПОЛЬЗУЕМЫХ В СХЕМАХ	46



1. Микро-контроллер

1. Микро-контроллер

На шасси MD1 используется микро-контроллер SDA30C164 (интегральная схема IC1101). Центральным элементом этого микропроцессора является схема CPU8051 и встроенная память RAM (память с произвольным доступом), которая используется как рабочее запоминающее устройство.

Эти два блока памяти RAM имеют емкость 256 байт и 2048 байт.

Программное обеспечение, необходимое для работы микропроцессора хранится в ПЗУ (ROM - постоянное запоминающее устройство) емкостью 2Мбайт вместе с частотами колебаний принимаемых каналов и адресами соответствующих интегральных схем (IC).

EAROM (электрически программируемое ПЗУ) на интегральной схеме IC1103

Плановые данные каналов, данные настройки (ADJ)

EAROM на интегральной схеме IC3503

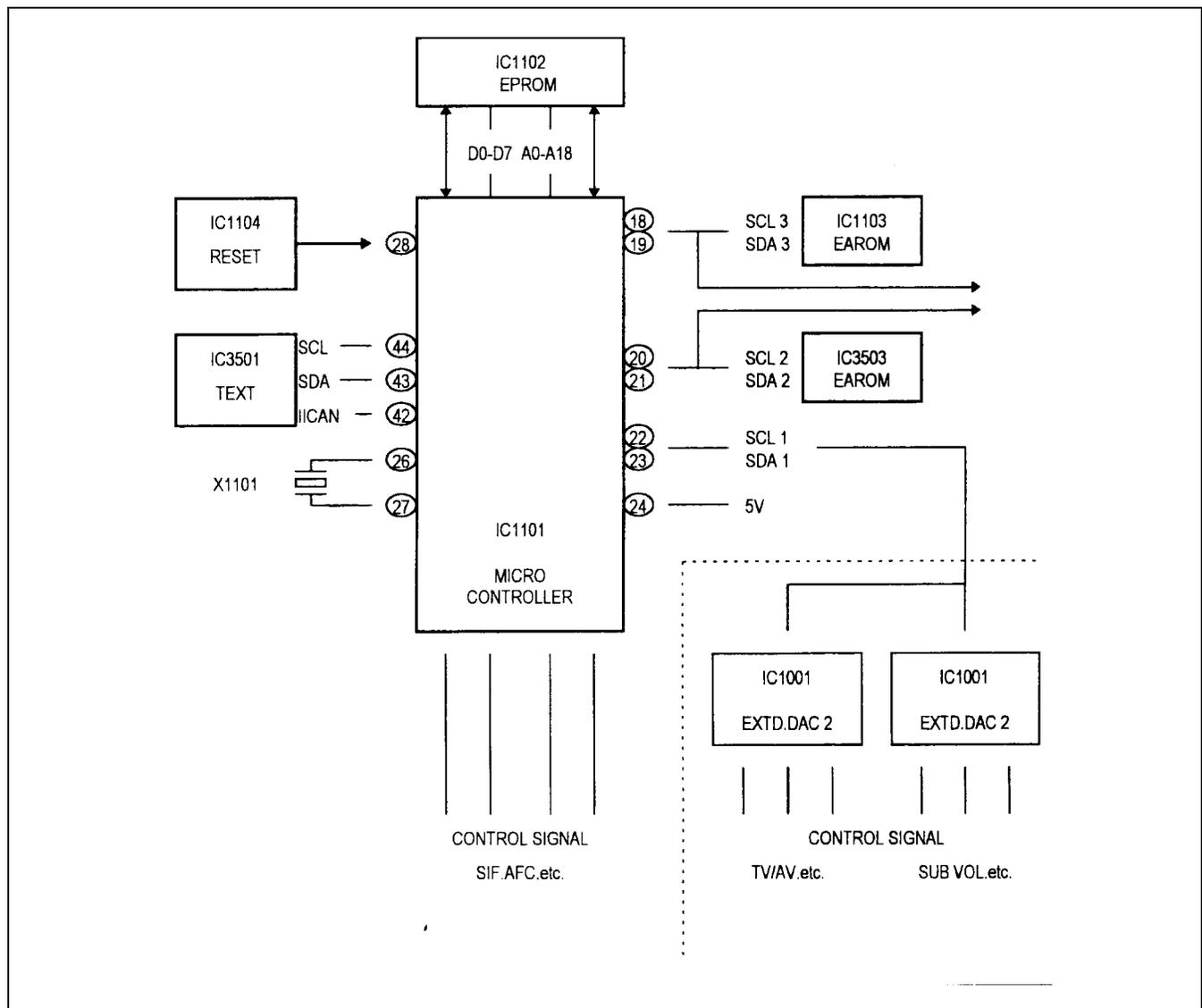
Аспектные (аспект - свойство, по которому группа данных объединяется в в один блок) данные, (фиксированные), текстовые (TEXT) данные

Ввод с клавиатуры (пульта) (KEY IN), с ножки 50 интегральной схемы IC1101

Напряжение (в)	Ввод с клавиатуры
0.000 - 0.625	CH DOWN (уменьшение номера канала)
0.625 - 1.250	CH UP повышение номера канала)
1.250 - 1.875	VOLUME DOWN (понижение громкости)
1.875 - 2.500	VOLUME UP (повышение громкости)
2.500 - 3.125	TV/AV (телевидение/аудио-видео)
3.125 - 3.750	PRESET Предварительная установка
3.750 - 4.375	DISPLAY (Дисплей)
4.375 - 5.000	-

● Защита (PROTECT), ножка 51 интегральной схемы IC1101

Напряжение (в)	Тип аварийного ввода
0.000 - 1.250	NORMAL (нормально)
1.250 - 2.500	Hold Down (начальная установка)
2.500 - 3.750	Shout down (останов)
3.750 - 5.000	Ненормальное напряжение питания



IC1101

Номер ножки	Ввод/вывод (I/O)		Функция
44	○	SCL0	Шина IIC тактовых импульсов Clock0 для интегральной схемы IC3501 (ТЕКСТ)
43	○	SDA0	Шина IIC данных для интегральной схемы IC3501 (ТЕКСТ)
42	○	IICAN	
23	○	SCL1	Шина IIC тактовых импульсов Clock1
22	○	SDA1	Шина IIC данных Data1
21	○	SCL2	Шина IIC тактовых импульсов Clock2 для интегральной схемы IC3501 и других
20	○	SDA2	Шина IIC данных Data2 для интегральной схемы IC3501 и других
19	○	SCL3	Шина IIC тактовых импульсов Clock3 для интегральной схемы IC1103 и других
18	○	SDA3	Шина IIC данных Data3 для интегральной схемы IC1103 и других
1-3 7 46-47 56-68		A0-A18	Адресная шина для интегральной схемы IC1102 (EPROM - стираемое программир.ПЗУ)
8-15		D0-D7	Шина данных для интегральной схемы IC1102 (EPROM)
26-27		XTAL	Ввод/вывод инвертирующего усилителя генератора колебаний
28	○	Reset	L (низкий): бездействие; H (высокий) нормальный режим
24		VDD	Напряжение питания
25		VSS	Земля
6		VAREF	Аналоговое опорное напряжение
4		VAGND	Аналоговая земля
5		PSEN	Программное запоминающее устройство действует
16	○	SBT	Последовательная шина DSP (Цифрового процессора звуковых сигналов)
17	○	SBD	Последовательная шина DSP (Цифрового процессора звуковых сигналов)
29	○	DSPEN	Процессор DSP действует
31	○	S.DEF.	L (низкий): Нормально; H (высокий): Нарушение звука
33	○	SIF1	L (низкий): 4,5М; 5,5М гц H (высокий): 6,0; 6,5М гц
34	○	SIF2	L (низкий): 4,5М; 6,0М гц H (высокий): 5,5; 6,5М гц
41		S.AI	Звуковой вход AI
30	○	RFAGC1	Напряжение AGC (автоматическая регулировка усиления) 0-5в для главного тюнера
48		AFC1	Напряжение AFC (автоматическая регулировка частоты) для основного изображения
49		AFC2	Напряжение AFC для дополнительного изображения
32	○	M.DEF.	L (низкий): Нормально H (высокий): Нарушение изображения
35		S.SYSC	Поиск и синхронизация (SYNC)
37		SYNC1	Сигнал синхронизации SYNC для основного изображения. H (высокий): отсутствие сигнала SYNC
38		SYNC2	Сигнал синхронизации SYNC для дополнительного изображения. H (высокий): отсутствие сигнала SYNC
50		KEY	Ввод с панели клавиатуры (KEY)
51		PRTCT	Условия подачи питания
52	○	RELAY	Реле. L (низкий): ON (включено); H (высокий): OFF (выключено)
53	○	LED	Световод. L (низкий): Дежурный режим; H (высокий): ON (включено);
54	○	RST.2	Сброс устройства. L (низкий): ON (включено); H (высокий): OFF (выключено)
55	○	H.STP.	Останов горизонтальной развертки. L (низкий): ON (включено); H (высокий): OFF (выключено)
39		RMCN	Вход сигнала дистанционного управления

Интегральная схема IC1002 (расширения EXT.1)

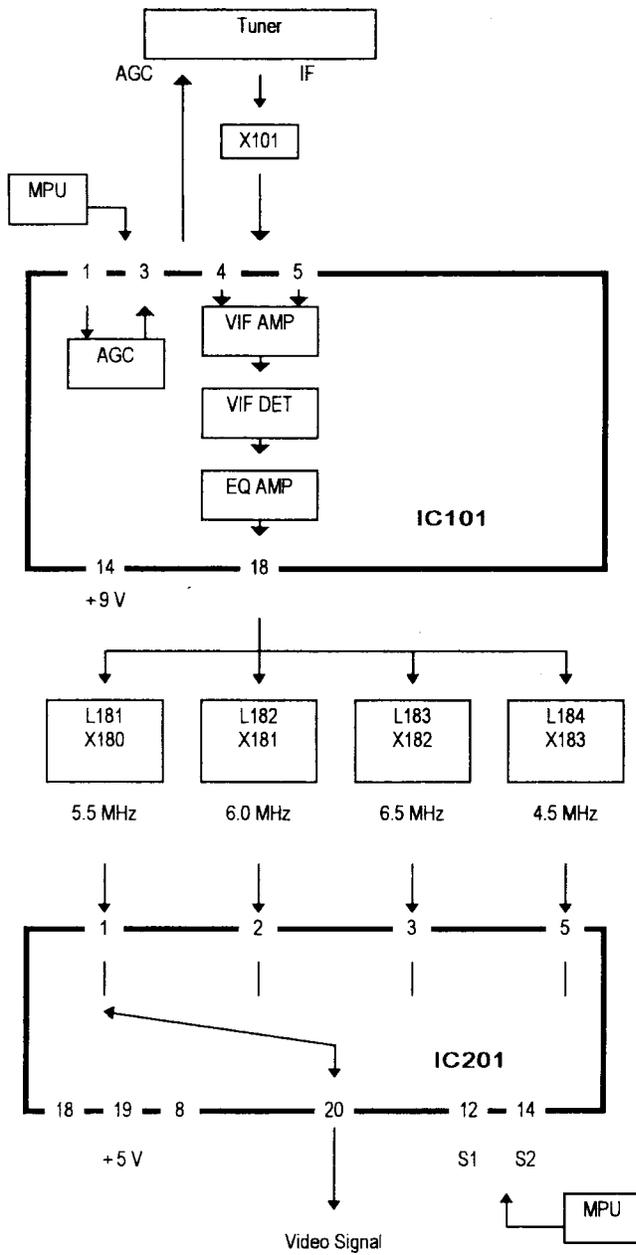
Ножка	Функция	Примечания
1	TV/AV	L(низкий): AV(аудио-видео) H(высокий): TV(телевидение)
2	---	
3	C. SP VOL	Громкость центрального громкоговорителя
4	---	
5	DAF PHASE	
6	DSP ON/OFF	L(низкий): OFF(выключено) H(высокий): ON(включено)
7	50/60	L(низкий): 60 H(высокий):50
8	GND	
9	V/G. ON/OFF	L(низкий): ON(включено) H(высокий): OFF(выключено) VCR/GAME (кассетный видеомагнитофон/игры)
10	4:3/16:9	L(низкий): 16:9 H(высокий): 4:3 Формат изображения
11	SAD0	Подчиненный адрес
12	SAD1	Подчиненный адрес
13	SAD2	Подчиненный адрес
14	SDA1	Шина IIC данных Data1
15	SCL1	Шина IIC тактовых импульсов Clock1
16	9V	

Интегральная схема IC1001 (расширение EXT.2)

Ножка	Функция	Примечания
1	SUB S1	L(низкий): 4,5М; 5,5 Мгц H(высокий): 6,0; 6,5 Мгц
2	SUB S2	L(низкий): 4,5М; 6,0 Мгц H(высокий): 5,5; 6,5 Мгц
3	SUB CONT	Контрастность дополнительного изображения
4	---	
5	SUB VOL	Напряжение громкости 0,5в - 9,0в
6	RF AGC2	Напряжение AGC(автоматическая регулировка усиления) для тюнера дополнительного изображения
7	SUB WOOFER	(ON/OFF) включение/выключение устройство AERO 4D
8	GND	
9	L. P. SW.	L(низкий): переключатель M/W выключен (OFF), POP(память магазинного типа) H(высокий): TWL, TWS
10	S. H. MUTE	Глушение головных телефонов дополнительного изображения
11	SAD0	Подчиненный адрес
12	SAD1	Подчиненный адрес
13	SAD2	Подчиненный адрес
14	SDA1	Шина IIC данных Data1
15	SCL1	Шина IIC тактовых импульсов Clock
16	9V	

2. Промежуточная частота (IF)

2.1. Промежуточная частота видеосигнала



Сигнал VIF, выходящий из тюнера идет по двум маршрутам. Один, предназначенный для обработки сигналов SIF (промежуточной частоты аудиосигнала), проходит через транзистор Q104, а другой, предназначен для обработки сигналов VIF (промежуточной частоты аудиосигнала), проходит через транзистор Q102.

Усилитель промежуточной частоты (IF AMP) на транзисторе Q102 сформирован для потерь компенсации входного сигнала в фильтре X101.

Сигнал VIF (изображения промежуточной частоты) подается на фильтр X101, который формирует требуемую полосу пропускания.

С выхода фильтра X101 сигнал при помощи соединительных цепочек переменного тока подается через конденсаторы C112 и C114 на ножки 4 и 5 интегральной схемы IC101. Это входы на первый каскад усиления VIF (видеосигнала промежуточной частоты).

После усиления сигнал проходит на каскад детектора видеосигнала, затем через схему AFC (автоматическая регулировка частоты) тюнера и через схему APC (автоматическая регулировка фазы) для осуществления детектирования и формирования опорного сигнала.

После детектирования сигнал подается на выход на ножку 18 и проходит через схему режекторного фильтра SIF (промежуточная частота аудиосигнала) для удаления составляющей SIF (промежуточной частоты аудиосигнала).

Напряжение AGC (автоматической регулировки усиления), управляющее уровнем усиления схемы VIF AMP (усилитель сигнала изображения промежуточной частоты), сглаживается при

помощи конденсатора C113, подсоединенного к ножке 8 интегральной схемы IC101.

Выходное напряжение AGC с ножки 3 интегральной схемы подается на схему RF-AMP (усилителя высокой частоты) тюнера и осуществляет управление уровнем усиления.

Этот видеосигнал подается на выход с ножки 18 интегральной схемы IC101 и поступает на каждую схему режекторного фильтра SIF (промежуточной частоты аудиосигнала).

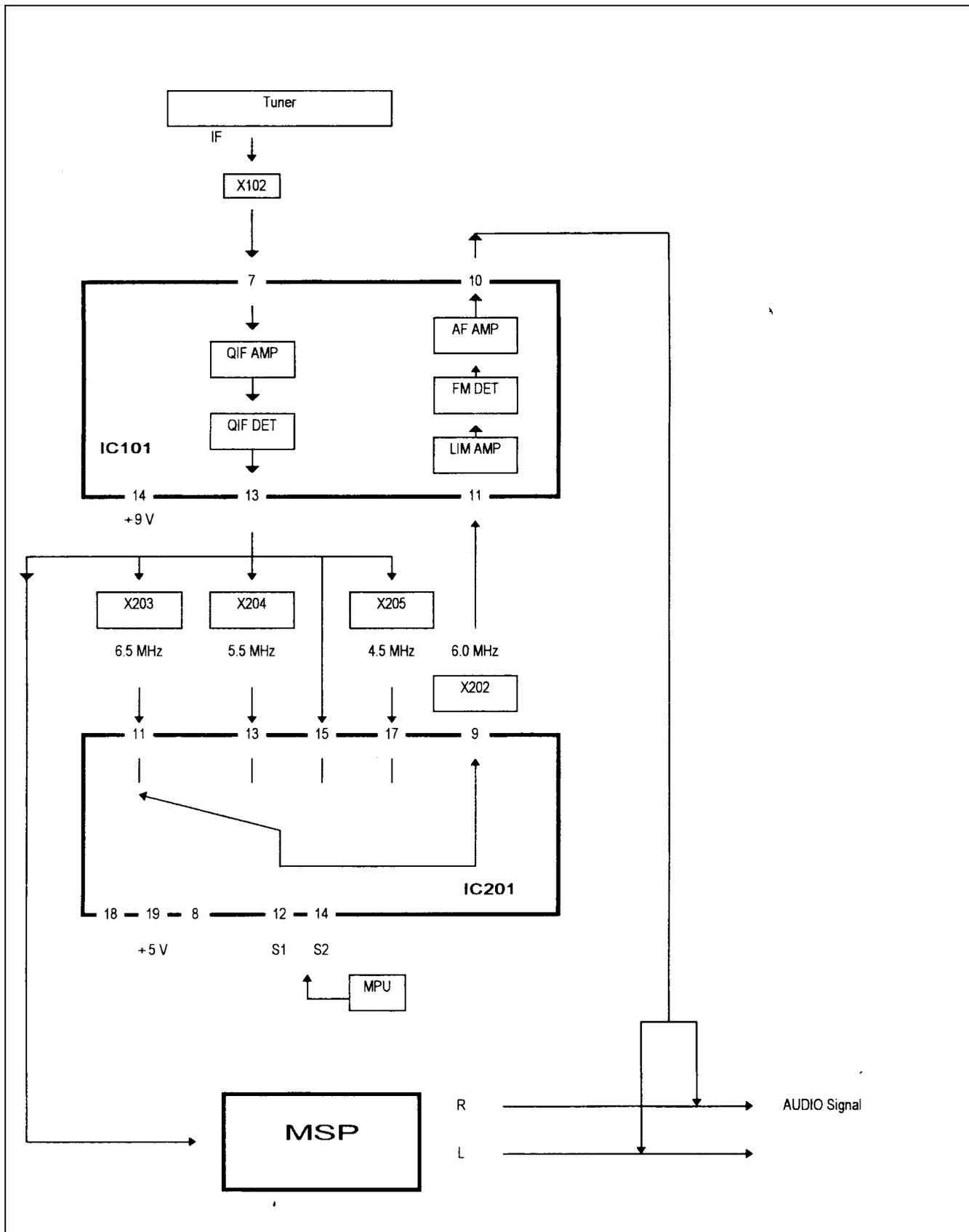
Выходные сигналы с каждого из вышеупомянутых режекторных фильтров подключены к соответствующим входным выводам, которые переключаются в зависимости от каждой системы цветного телевидения. Сигнал подается на выход с ножки 20 интегральной схемы IC201 и посылается на схему переключения AV (аудио-видео).

В соответствии с конкретной комбинацией входного напряжения внутренняя логическая схема организует работу схемы переключения режекторных фильтров SIF (промежуточной частоты аудиосигнала).

Сигналы управления переключением SIF выдаются со схемы MPU (блока микропроцессора).

	Ножка 12	Ножка 14
4,5 МГц	L (низкий)	L (низкий)
5,5	L (низкий)	H (высокий)
6,0	H (высокий)	L (низкий)
6,5	H (высокий)	H (высокий)

2.2. SIF (Промежуточная частота аудиосигнала)



SAW (ПАВ) - фильтр (фильтр на поверхностно-акустических волнах) X102 осуществляет выделение сигнала VIF (видеосигнал промежуточной частоты) с очень резкой избирательностью по отношению к помехам соседнего канала.

Детектор SIF (промежуточной частоты аудиосигнала) используется для детектирования частотно-модулированного (FM) сигнала. Этот сигнал промежуточной частоты, имеющий постоянную амплитуду, сначала преобразуется в пропорциональное напряжение, которое изменяется как по частоте, так и по амплитуде. Таким образом, детектор частотно-модулированного (FM) сигнала не реагирует на изменения амплитуды.

Для того, чтобы обеспечить лучшее воспроизведение звукового сигнала, при помощи генератора управляемого напряжения (VCO) формируется обратная связь по частотно-модулированному (FM) сигналу.

Звуковая составляющая (SIF) получается из выходного видеосигнала после прохождения через полосовой фильтр BPF.

Этот ограничитель ограничивает амплитуду звукового сигнала при помощи информации о биениях, поступающей с детектора видеосигнала, и о не одинаковой степени включения (импликации) на каскаде RF (высокой частоты) и IF (промежуточной частоты).

Для ослабления высоких звуковых частот применяется схема коррекции предискажений, которая служит для компенсации предискажений, возникающих на передающей стороне. Это восстанавливает однородную сквозную амплитудно-частотную характеристику с улучшенным отношением сигнал-помеха.

Затем звуковой частотно-модулированный (FM) сигнал при помощи усилителя-ограничителя и детектора (FM), преобразуется в мультимплексный составной звуковой сигнал.

Переключатель SIF (промежуточной частоты аудиосигнала)

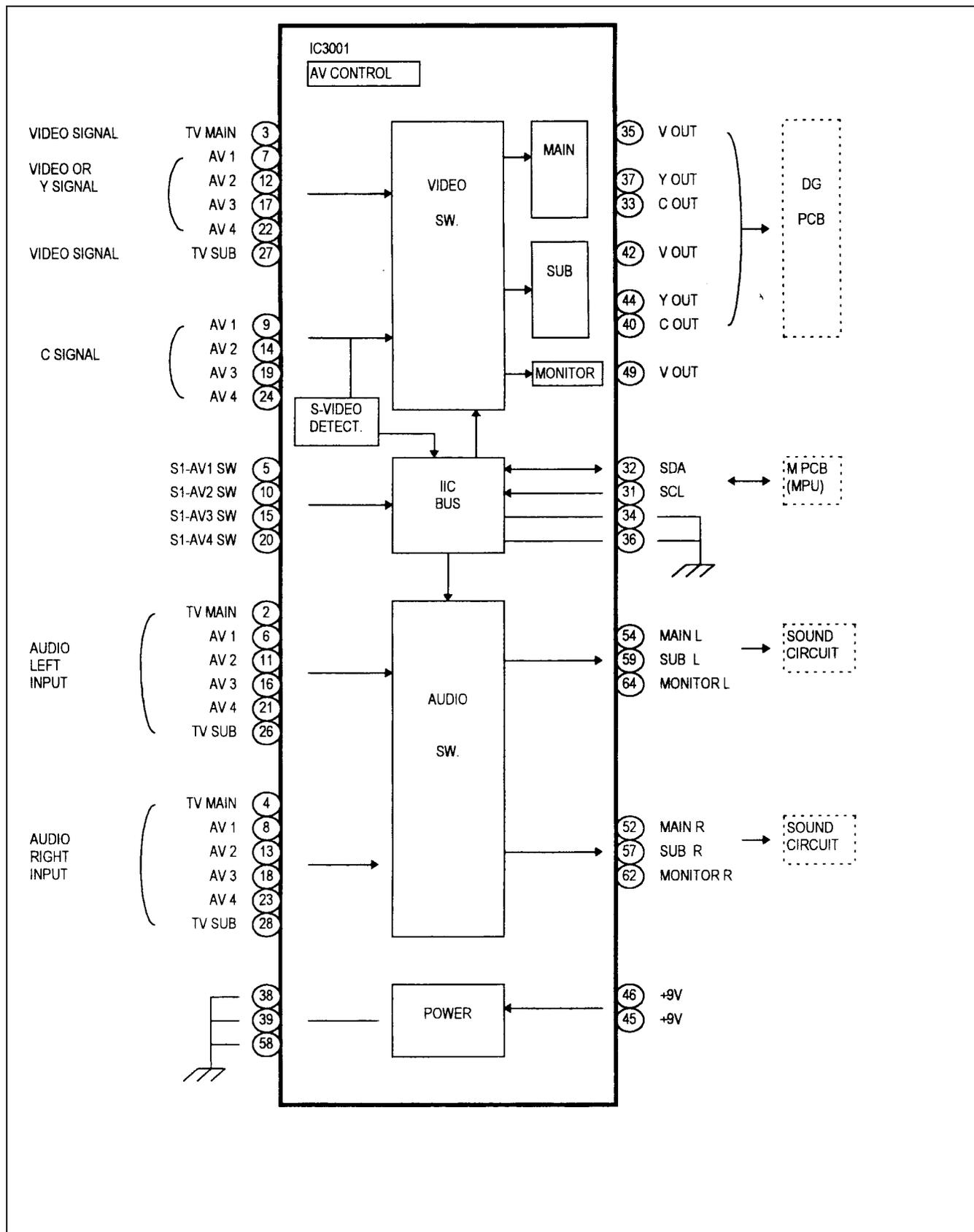
Выходной сигнал SIF с ножки 13 интегральной схемы IC101 через фильтр BPF (полосовой фильтр)(фильтры X203-X205) подается на интегральную схему IC201.

Этот входной сигнал преобразуется в сигнал частотой 6,0 МГц и подается на переключающую часть схемы. Переключение этого сигнала SIF осуществляется при помощи сигнала переключения SIF (промежуточной частоты аудиосигнала), который поступает с выхода микропроцессора MPU на ножки 12 и 14 интегральной схемы IC201. Сигнал SIF поступает на выход с ножки 9, затем проходит через полосовой фильтр BPF (X202) и подается на ножку 11 интегральной схемы IC101.

В интегральной схеме IC201, в дополнение к обычной операции переключения, имеется возможность преобразовывать любую частоту SIF, независимо от значения частоты SIF, в сигнал частотой 6,0МГц. В прошлом в этой схеме применялись четыре фильтра детектора SIF, которые осуществляли переключение в соответствии с величиной частоты SIF (промежуточная частота аудиосигнала). Однако, в данной системе, благодаря преобразованию частоты, используется только один фильтр для частоты 6,0 МГц. Таким образом, теперь отпала необходимость в вышеуказанном переключении и тем самым была достигнута рационализация схемы.

	Ножка 12	Ножка 14
4,5 МГц	L (низкий)	L (низкий)
5,5	L (низкий)	H (высокий)
6,0	H (высокий)	L (низкий)
6,5	H (высокий)	H (высокий)

3. Управление AV (аудио-видео)



ВИДЕО:

Видеосигнал с выводов тюнера AV1, AV2, AV3, AV4 подается на интегральную схему IC3001.

Взаимосвязь между ВХОДОМ (INPUT) и ВЫХОДОМ (OUTPUT) устанавливается следующим образом.

Вход (INPUT)	ВЫХОД (OUTPUT)
Полный телевизионный видеосигнал	ножка 35 Главное изображение (MAIN)
	ножка 42 Встроенное изображение (SUB)
Кабельный видеосигнал (S-Video) (Y и C - яркость и цветность)	ножка 37 сигнал Y (яркость) для MAIN
	ножка 33 сигнал C (цветность) для MAIN
	ножка 44 сигнал Y для SUB
	ножка 40 сигнал C для SUB

ЗВУК:

Видеосигнал с выводов тюнера AV1, AV2, AV3, AV4 подается на интегральную схему IC3001.

Затем, после осуществления выбора при помощи переключателя аудиосигнала (Audio), сигнал подается на выход с ножки 54 и 52 для главного изображения (MAIN) и на ножки 59 и 57 для встроенного изображения (SUB).

Детектирование сигналов кабельного телевидения (S-Studio)

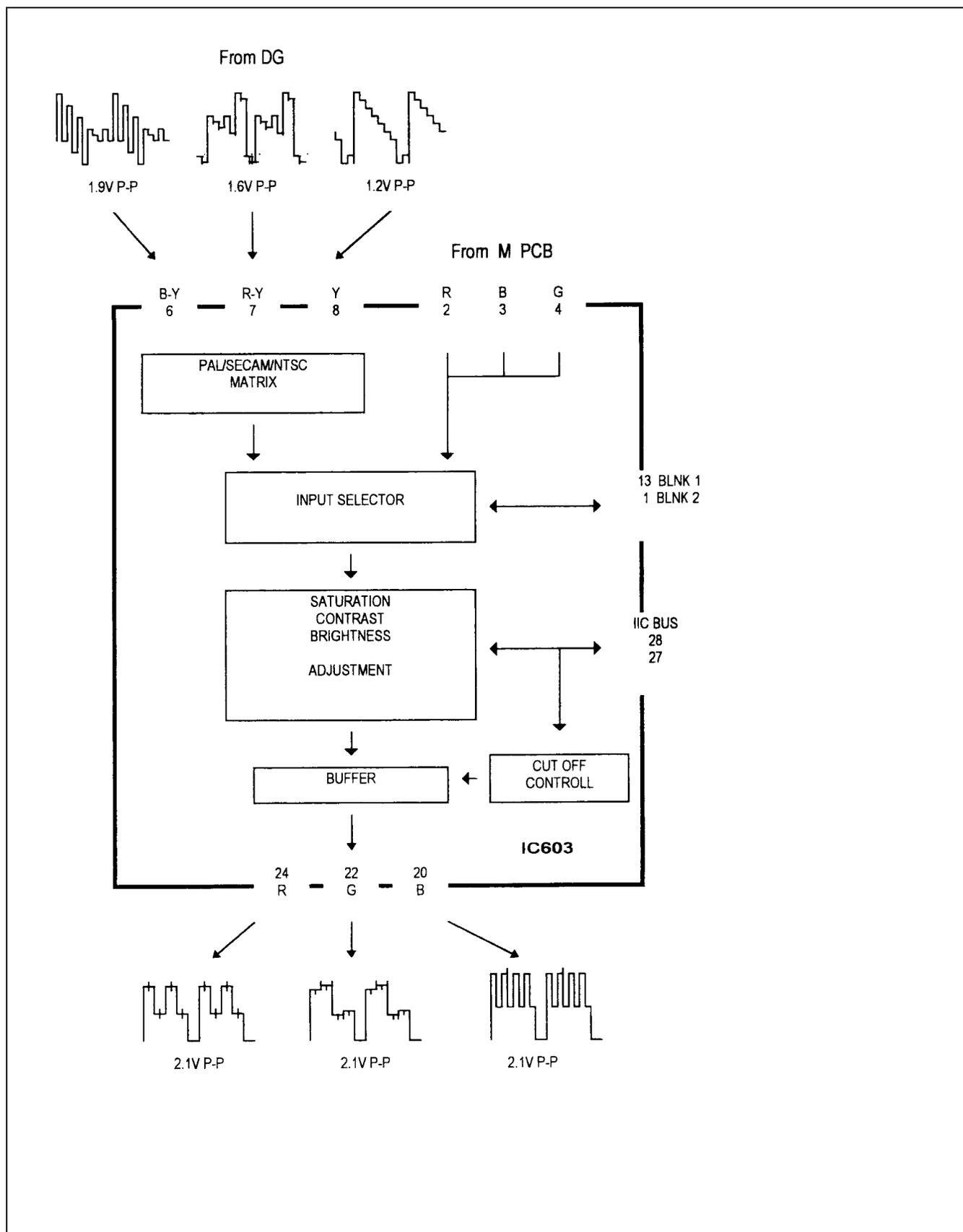
При подключении ввода кабельного телевидения (S-Video) ножки 9, 14, 19, 24 (входные ножки сигнала C-цветности) открываются и на основании этого схема определяет, что введен сигнал S-Video (кабельного телевидения). Переключатель видеосигнала переводится на сторону S-Video. Если контакт S-Video не подключен, то сигналы на вышеуказанных ножках устанавливаются на низкий уровень, на основании чего определяется, что сигнал S-Video не поступает на вход. При этом переключатель видеосигнала переводится на сторону (COMPOSITE) полного телевизионного видеосигнала.

Эта информация поступает на микропроцессор MPU, в результате чего на экране высвечиваются входные сигналы ON-SCREEN (телевидение) или S-Video (кабельное телевидение).

Детектирование режима S1 (видеомагнитофон, компакт диск, цифровой компакт диск)

Когда подключен контакт S-Video, а выходной сигнал поступает с видеомагнитофона, плейера или компакт диска, то сигнал на ножках 5, 10, 15, 20 переходит на высокий уровень. Эта информация передается на микропроцессор MPU в результате чего аспектный (групповой обработки данных) режим работы автоматически заменяется режимом полной "FULL" обработки.

4. ПРОЦЕССОР ВИДЕОСИГНАЛОВ КЗС (RGB)



4.1. ПРОЦЕССОР ВИДЕОСИГНАЛОВ КЗС(RGB)

Последней интегральной схемой в каскаде обработки видеосигнала, не включая выходной каскад КЗС(RGB), является интегральная схема IC603/TDA4780. Это чисто аналоговый модуль, который был спроектирован для выполнения следующих функций.

- * Служит входной схемой для цветоразностных сигналов R - Y, B - Y и сигнал яркости.
- * Матричная схема для генерирования КЗС(RGB) сигналов из разностных сигналов.
- * Схема выбора сигнала для выбора желаемых сигналов КЗС.
- * Управление насыщенностью цвета, контрастностью и яркостью.
- * Схема автоматического запираения луча.
- * Интерфейс шины и управляющий регистр.

Цветоразностные сигналы R - Y, B - Y и сигнал Y после прохождения дальнейшей обработки на печатной плате DG (DG-PCB) через ножки 42, 44, 46 разъема A44 возвращаются на печатную плату E (E-PCB). Эти сигналы, которые теперь являются сигналами удвоенной частоты в 100 гц, подаются на интегральную схему IC603 через ножки 6, 7 и 8 для последней, не включая выходной каскад КЗС(RGB), стадии обработки видеосигнала. С входных ножек 6, 7 и 8 сигналы подаются на две последовательно соединенные матричные схемы, которые используются для восстановления зеленой составляющей и формирования сигналов КЗС(RGB).

Затем эти сигналы КЗС подаются на схему выбора, которая получает кроме того через ножки 2, 3 и 4 сигналы КЗС от процессора Телетекста (Teletext).

На работу схемы выбора, в зависимости от режима работы, влияет либо высокий уровень сигнала в каналах гашения на ножках 1 и 13, либо управляющий сигнал, выдаваемый микропроцессором MPU по каналу шины IIC.

Сигналы КЗС и сигнал Y (яркости) проходят через схему насыщенности цвета и поступают на каскад регулирования контрастности и яркости.

Сигналы КЗС подаются на выход через ножки 20, 22 и 24 с максимальной величиной сигнала 5,5 в в полном размахе.

Для того, чтобы обеспечить независимость изображения от старения трубки, осуществляется перенастройка через выходные усилители. Для этого используется схема оценки тока утечки и тока запираения совместно с микропроцессором MPU.

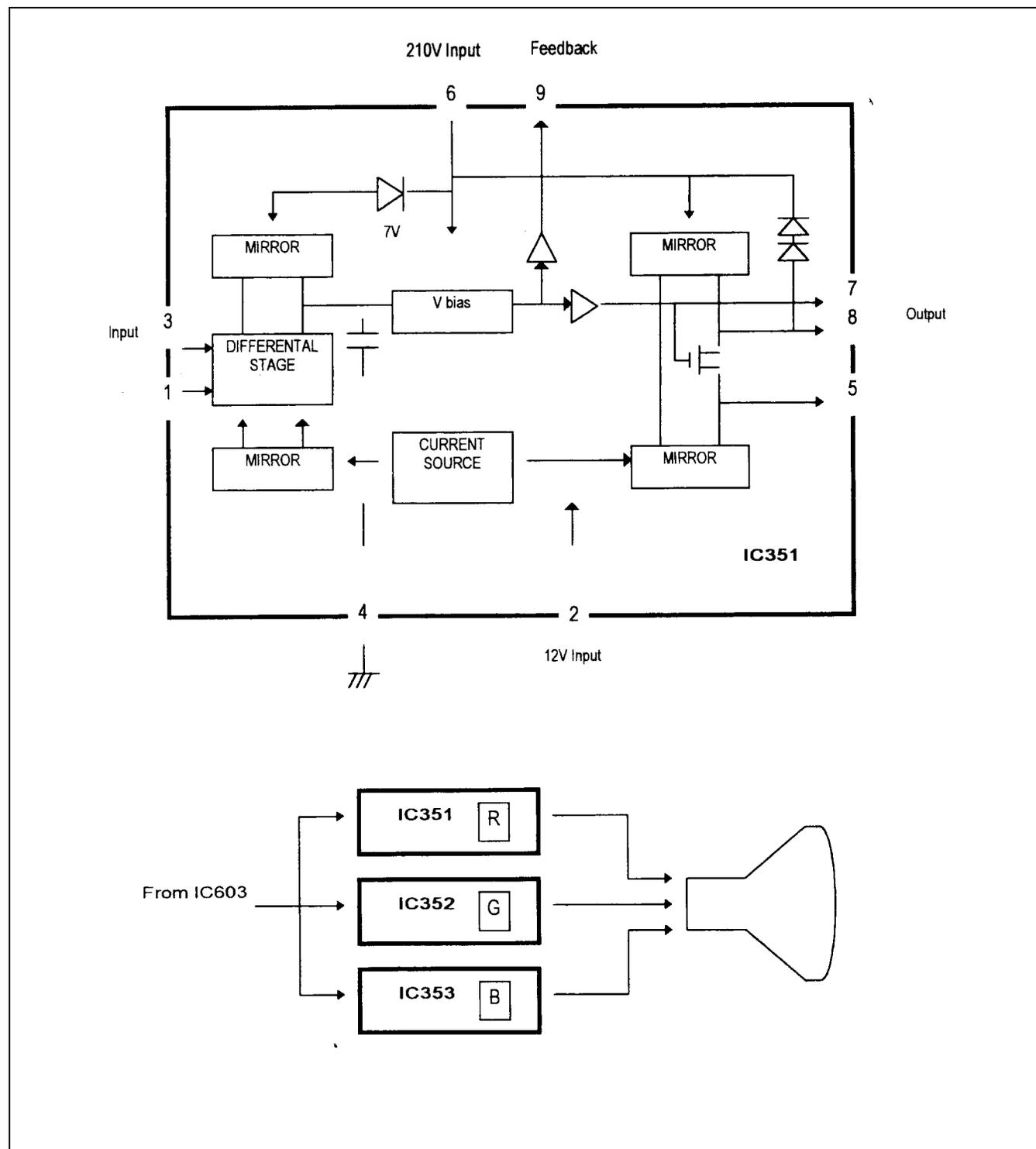
Ножка 15 соединена с основанием строчного трансформатора FBT. Через эту цепь специальная схема, встроенная в интегральную схему, получает информацию о величине тока луча в тот момент, когда он протекает через ЭЛТ.

Если имеет место превышение максимально допустимого значения, то при помощи соответствующего каскада управления, входящего в эту схему, производится уменьшение контрастности и яркости.

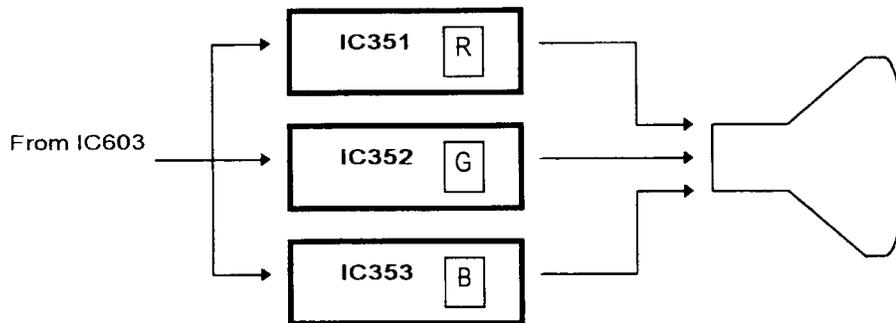
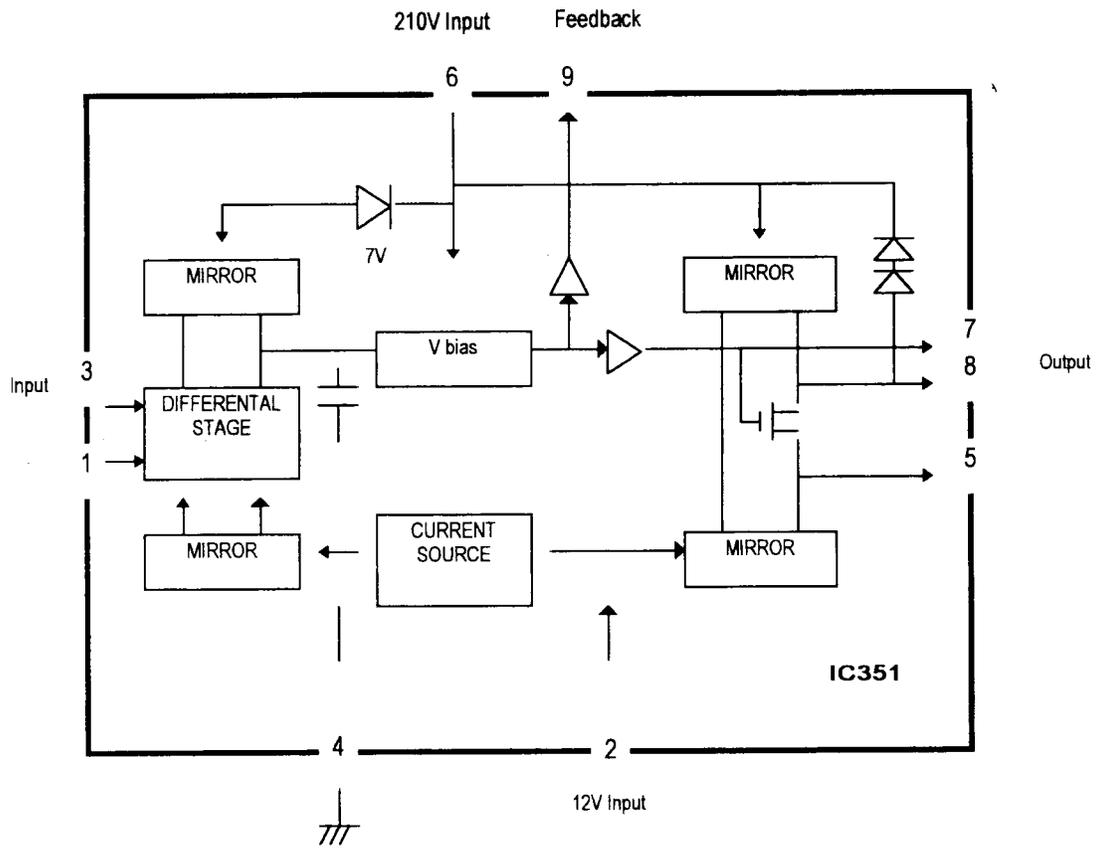
4.2. УСИЛИТЕЛЬ СИГНАЛОВ КЗС (RGB)

Сигналы КЗС поступают с интегральной схемы IC603, расположенной на печатной плате E(E-PCB). Каждый из сигналов поступает на ножку 3 интегральных схем IC351, IC352 и IC353. Затем каждый из этих сигналов усиливается и подается на выход на ножку 8 каждой из этих интегральных схем.

Усиленный сигнал поступает на катод ЭЛТ.



5. ПЕЧАТНАЯ ПЛАТА DG



5.1. ВИДЕОПРОЦЕССОР (VPC3210A)

Выполненный на одном ЧИПе процессор VPC3210 содержит высококачественный видеопроцессор, который предназначен для телевизионных аппаратов с форматом изображения 4:3 и 16:9, частотами 50/60 и 100/120 гц.

Видеопроцессор VPC3210 имеет следующие основные характеристики:

- * Вся обработка видеосигналов полностью осуществляется в цифровом виде.
- * Адаптивная схема разделения Y/C(яркость/цветность) на базе гребенчатого фильтра 2H (задержка в 2H - 2 периода развертки).
- * Мультистандартный декодер цвета PAL/NTSC/SECAM.
- * Встроенный высококачественный преобразователь аналого-цифра.
- * Синхро-обработка.
- * Горизонтальное масштабирование.
- * Функция паномирования.
- * Генератор тактовых импульсов синхронный с частотой строк.

Аналоговый предпроцессор

Этот блок обеспечивает аналоговый интерфейс для входного видеосигнала и, в основном, выполняет преобразование аналого-цифра.

DCO (Кварцевый генератор тактовых импульсов с цифровым управлением).

Цифровое управление кварцевым генератором осуществляется цифровым процессором. Частота тактовых импульсов может регулироваться в диапазоне ± 150 ppm.

Адаптивный гребенчатый фильтр

Адаптивный гребенчатый фильтр используется для высококачественного разделения "яркость/цветность" сигналов систем PAL или NTSC. Гребенчатый фильтр повышает разрешение

по яркости (ширину полосы частот) и уменьшает уровень помех, подобных паразитным узорам, вызванным перекрестными искажениями "цветность-яркость" и "яркость-цветность". Этот адаптивный алгоритм может устранить большинство из вышеупомянутых ошибок без внесения новых паразитных узоров или помех.

Цветовой декодер

Эта схема выполняет стандартное разделение яркость/цветность и мультистандартную демодуляцию сигнала цветности. В схеме демодуляции сигнала цветности используется асинхронный генератор тактовых импульсов, что позволяет унифицировать архитектуру для всех стандартов систем цветного телевидения.

Схема горизонтального масштабирования

Сигнал YUV(яркость/цветность), поступающий с декодера цветности обрабатывается схемой горизонтального масштабирования.

Главное изображение сжимается и подвергается интерполяции на некоторое процентное значение, которое задано в исходных данных.

Синхронная обработка

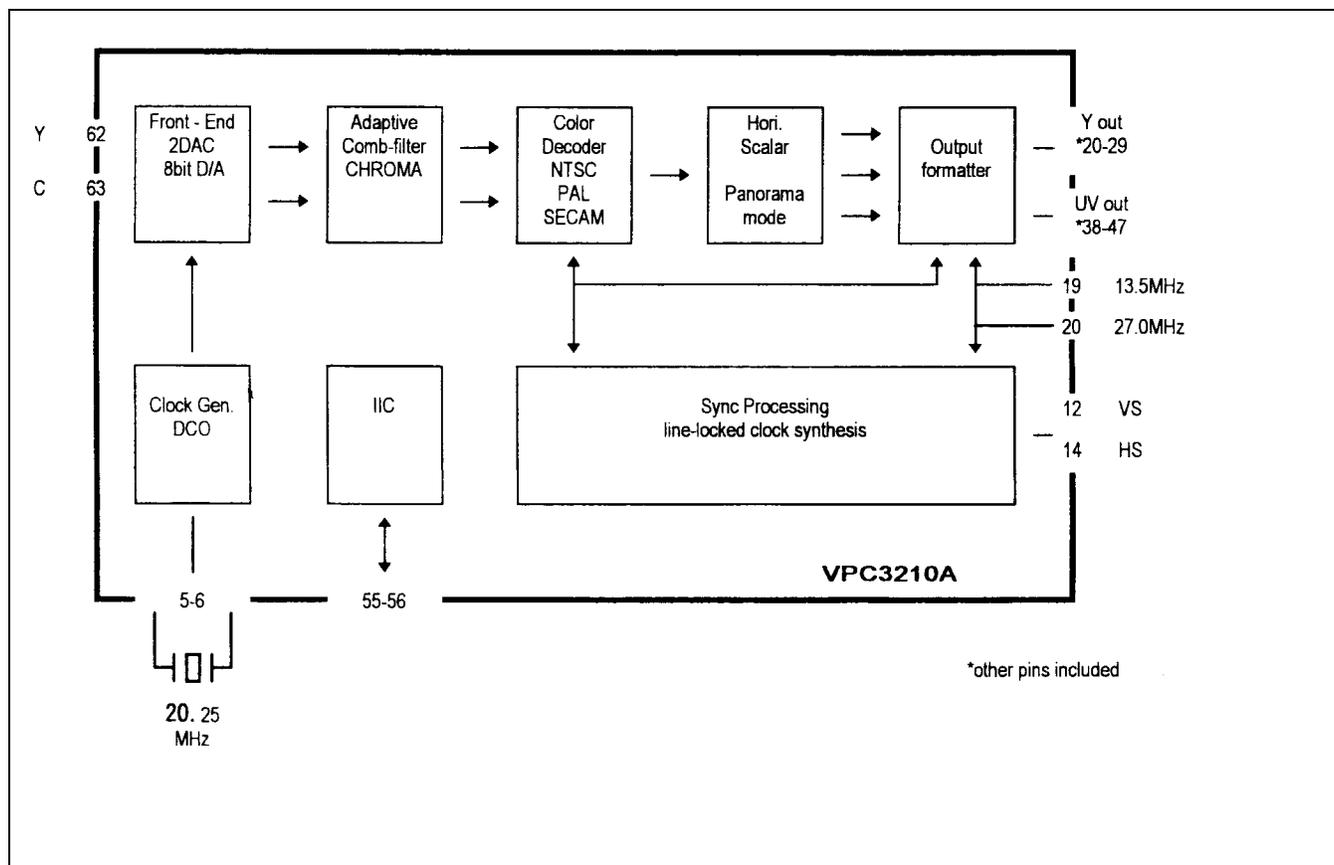
Формируется сигнал горизонтальной и вертикальной синхронизации, который затем подается на выходные ножки 14 и 12. Формируются сигналы частотой 13,5 МГц и 27,0 МГц.

Шина IIC

Связь между блоком VPC (видеопроцессором) и внешним контроллером осуществляется через шину IIC.

Ножка 55 - Данные SDA(канал данных)

Ножка 56 - Тактовый SCL(канал тактовых импульсов)



5.2. МУЛЬТИ-ОКОННЫЕ ФУНКЦИИ

При помощи интегральных схем IC1309 и IC1310 могут выполняться следующие функции.

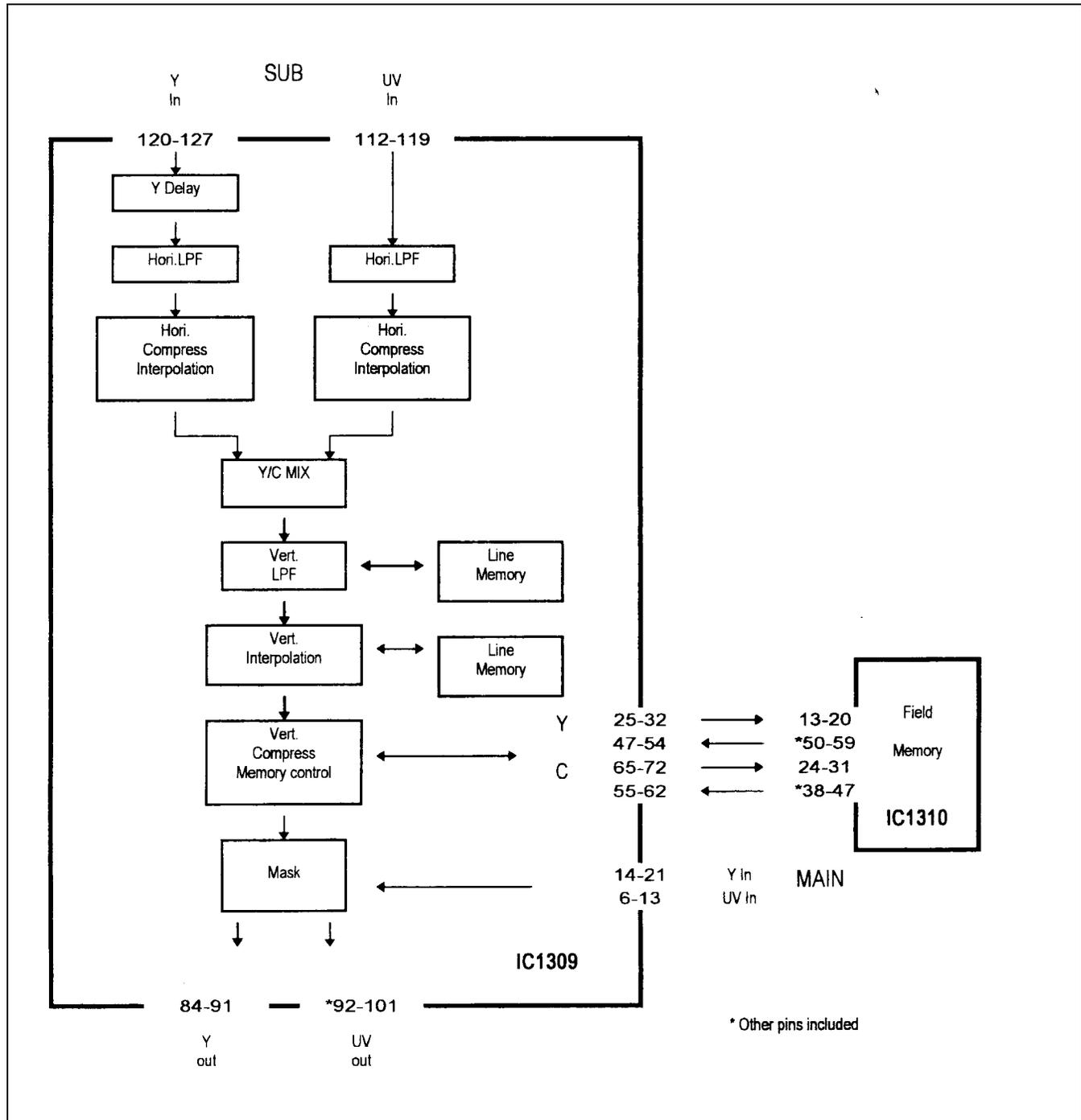
- * Два окна
- * Стробировать все/ Стробировать часть
- * Встроенное изображение в главном изображении
- * Дополнительное изображение вне главного изображения

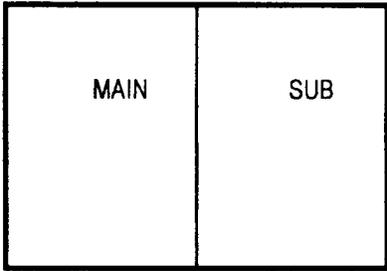
Сигнал Y и сигнал UV поступают с видеопроцессора VPC (IC1311) на ножки 120-127 и 112-119, соответственно.

Затем они сжимаются и интерполируются по горизонтали. Интерполирование этих сигналов по вертикали осуществляется при помощи встроенной памяти на строку.

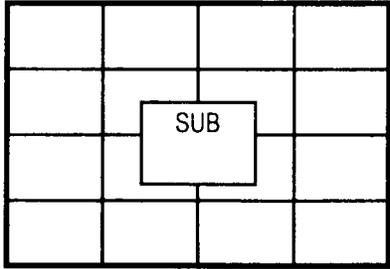
После этого, при помощи внешней интегральной схемы памяти на поле, эти сигналы подвергаются сжатию по вертикали.

И в конце концов, вышеуказанный сигнал и сигнал главного изображения микшируются и маскируются и подаются на выход.

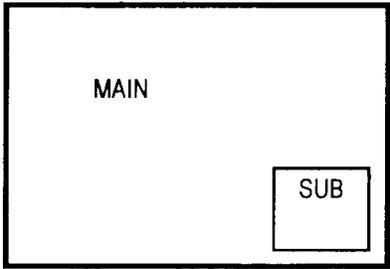




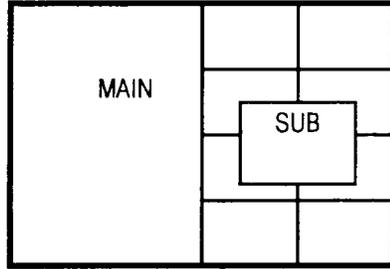
Strobe (All)



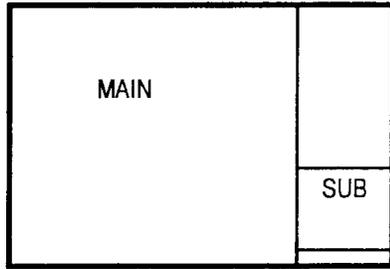
PIP



Strobe (Part)



POP



5.3.1 Общая информация

Данный V-Процессор, являющийся частью UP-Преобразователя (преобразователя с повышением частоты), был специально спроектирован для того, чтобы при помощи отображения с черезстрочной разверткой с частотой 100/120 гц улучшить качество изображения. V-Процессор имеет функциональные возможности, которые позволяют работать с различными стандартами (форматами) сигнала, например: 4:1:1 или 4:2:2.

Данный V-Процессор предназначен для работы в режиме синхронном с частотой строк (Line-locked mode). Благодаря этому обеспечивается согласованность во времени для сигналов синхронизации H/V (горизонталь/вертикаль) точно такая же, как и у обрабатываемого сигнала.

Этот видеосигнал, который также жестко связан с частотой строк (Line-locked), сопровождается сигналами синхронизации H/V, которые преобразованы в формат развертки с удвоенной частотой.

Такой формат развертки с удвоенной частотой является основной характерной особенностью данного V-Процессора. В этом процессоре развертка сигнала преобразуется в отображение с удвоенной частотой развертки.

Кроме того, V-Процессор используется для того, чтобы при помощи цифровой обработки сигнала, достигнуть масштабирования (Zoom) изображения в вертикальном направлении. В предыдущих моделях шасси с частотой 100 гц обеспечивалось подавление помех. И в данной модели в V-Процессоре предусмотрена обработка сигнала для подавления помех.

Для этого используется специальный фильтр подавления помех. Этот фильтр подстраивается под локальное движение

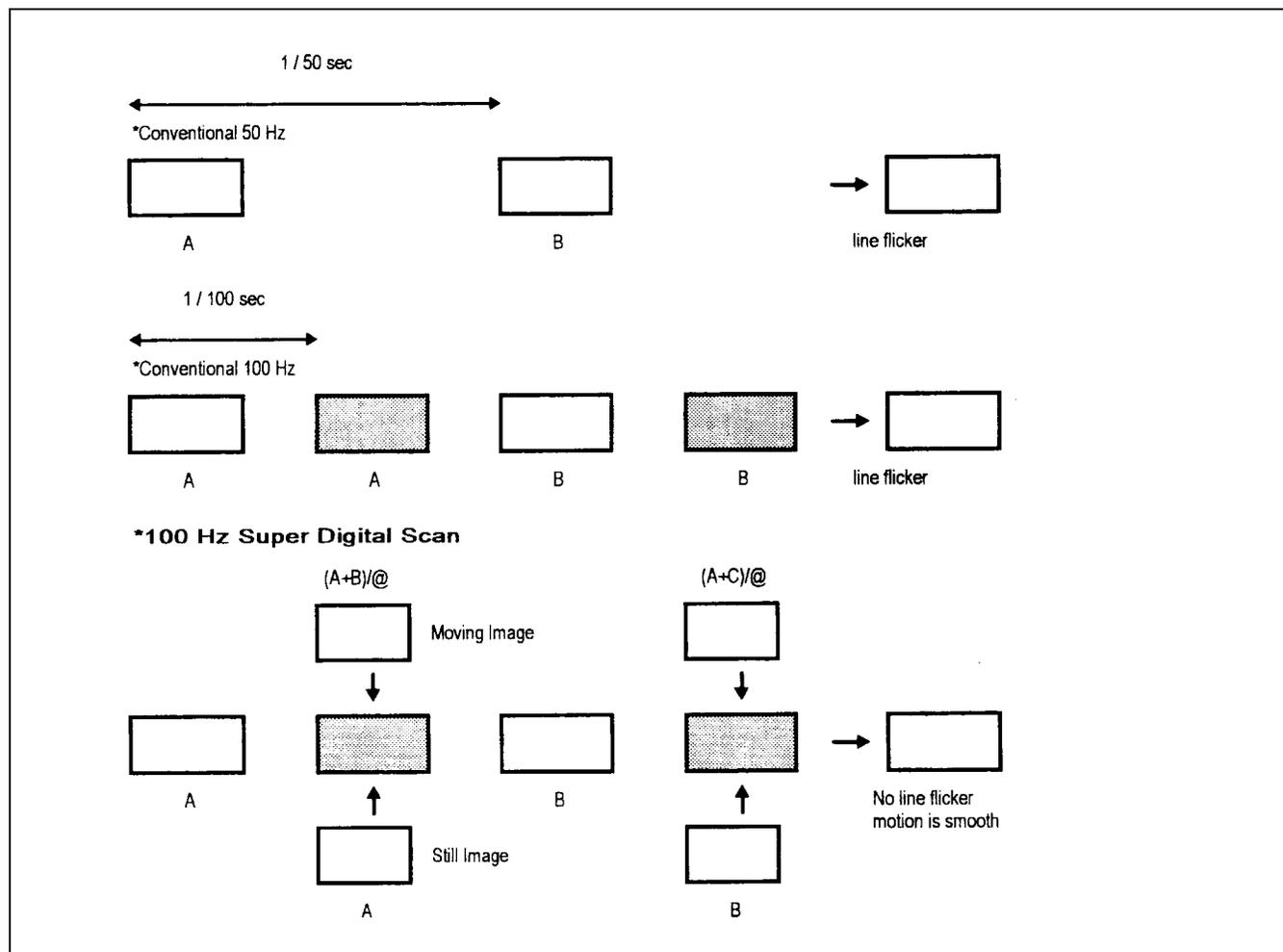
изображения. Для этой цели виды движения разбиты на 4 категории.

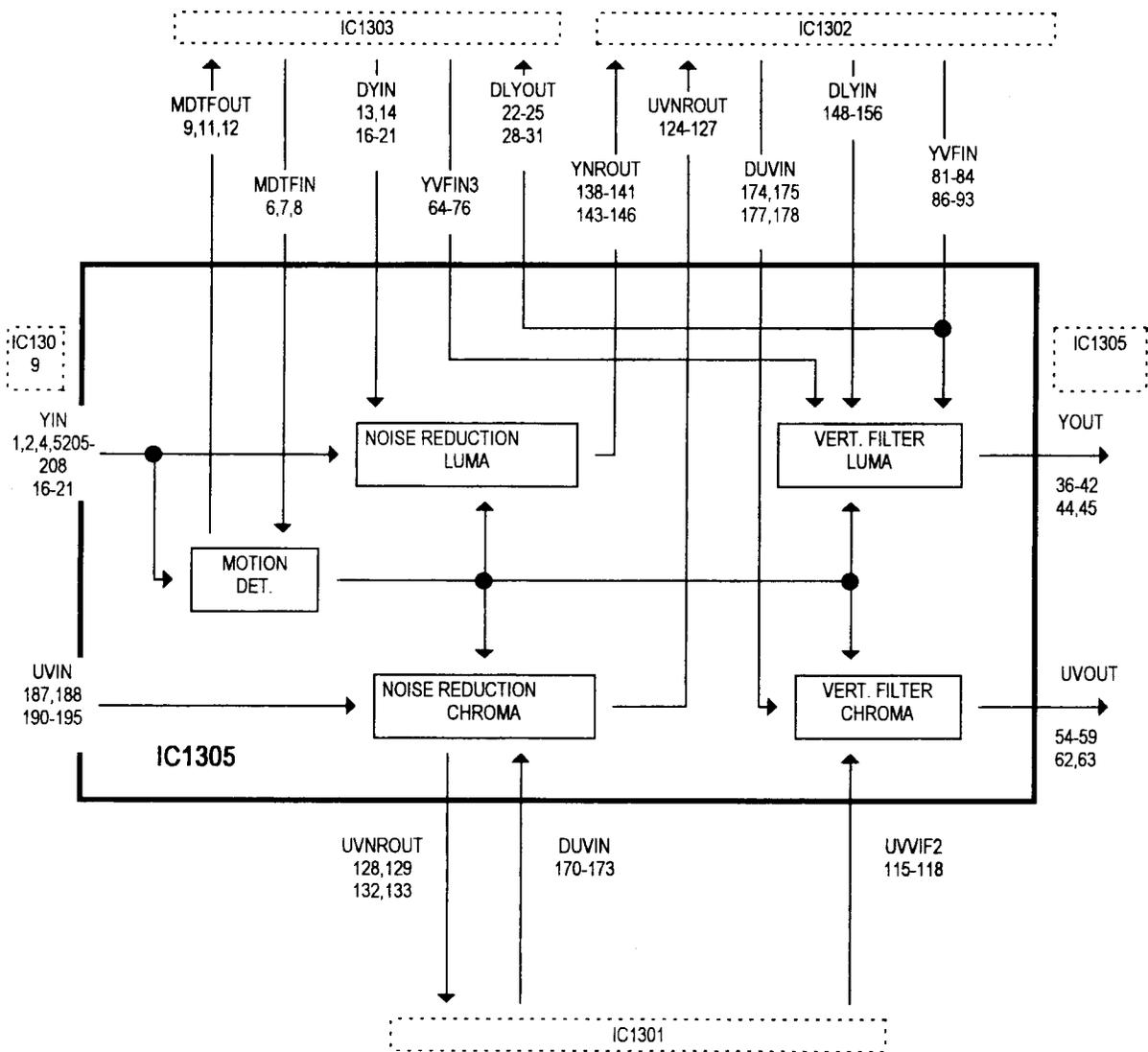
Принятие решения осуществляется на базе трех пороговых значений, которые задаются при помощи программного обеспечения как для яркости так и для цветности, независимо друг от друга.

И, наконец, выходной сигнал V-Процессора подавляет мерцание больших участков изображения, связанное с процессом чередования строк, и, кроме того, повышает разрешение активного изображения. Для того, чтобы выполнять обработку такого типа, V-Процессору необходимо использовать определенный объем памяти RAM (запоминающее устройство с произвольным доступом). Поэтому память RAM должна иметь полный интерфейс с V-Процессором. Кроме того, V-Процессор может иметь дополнительную функцию замораживания изображения. Эта функциональная характеристика известна также под названиями "стоп-кадр" или режим неподвижного изображения.

5.3.2. Сводные данные по функциональным характеристикам

1. Черезстрочная развертка частотой 100/120 гц
2. Подавление мерцания строк
3. Подавление межстрочного мерцания
4. Подавление сползания строк
5. Масштабирование (растяжение) по вертикали
6. Подавление помех, адаптивное по отношению к виду движения
7. Стоп-кадр
8. Интерфейс на базе шины IIC.





5.3.3 ОПИСАНИЕ ФУНКЦИЙ

Сигнал яркости, который поступает с выхода интегральной схемы IC1309, поступает на вход V-Процессора через ножки 1, 2, 4, 5 и 205-208.

В то время как сигнал цветности, поступающий с интегральной схемы IC1309, поступает на вход V-Процессора на ножки 187, 188 и 190-195.

Основные функции V-Процессора заключаются в следующем.

- UP - Преобразование (с повышением частоты).
- Вертикальное панорамирование.
- Вертикальное масштабирование.
- Подавление помех.
- Линейная интерполяция строк.

UP - Преобразование осуществляется при помощи следующих средств:

- Формирование дополнительных полей для режима чередования с частотой 100/120 гц.
- Формирование новых полей/кадров для осуществления масштабирования по вертикали.

Адаптивная схема подавления помех управляется шиной IIC.

Для сигналов яркости и цветности эта схема реализована в виде фильтра с импульсной характеристикой бесконечной длительности (БИХ-фильтра) с задержкой на кадр. Для того, чтобы избежать появления паразитных узоров, используются схемы подавления помех и UP-преобразования, управляемые схемой детектирования движения на базе кадра, которая работает с сигналом яркости. Операции в схемах подавления помех, детектирования движения и UP-преобразования выполняются при помощи схем памяти на поле.

На приведенном здесь рисунке показаны структура V - Процессора и основные элементы памяти. Из данной блок-схемы видно, что сигналы яркости и цветности проходят по отдельным маршрутам обработки, и для каждого маршрута требуются две памяти на поле. Каскады подавления помех и детектирования движения обрабатывают информацию со скоростью поступающих сигналов YUV. А каскад UP-преобразования проводит обработку и выдачу информации с удвоенной скоростью.

Для детектирования движения требуются внешние блоки памяти. Эти внешние блоки памяти необходимы как для фильтрации информации движения, так и для подачи информации движения на каскад UP-преобразования. Для связи со схемой UP-преобразования используются вторые выходы внешних блоков памяти.

Управление самим V -Процессором осуществляется через шину IIC. Схема внутреннего управления (CTRL) V-Процессора используется для управления внешними блоками памяти и другим каскадом в пределах данной интегральной схемы.

5.3.4 ОПИСАНИЕ СХЕМ

V-Процессор можно разбить на отдельные блоки. Эти, перечисленные ниже блоки, и будут описаны в данной части.

- Детектирование движения (блок MD)
 - Подавление помех (блок NR)
 - Вертикальный фильтр (блок VF)
 - Управление
 - Выходной каскад
- * Детектирование движения (MD)

На схему детектирования движения подается сигнал яркости, который поступает на вход V-Процессора через ножки 1, 2, 4, 5 и 205-208 с частотой строк 15,625 Мгц. Каскад детектирования движения имеет два выхода, сигналы с которых подаются на:

- Схему подавления помех (NR)
- Вертикальный фильтр (VF)

Для детектирования (определения вида) движения используются одна строка из текущего кадра и одна строка из предыдущего кадра. Информация предыдущего кадра удерживается во внешнем запоминающем устройстве, интегральная схема IC1303. Требуемая информация кадра подается на выход через ножки 9, 11-12 V-Процессора и входит в блок памяти кадра (IC1303) через ножки 6-8. Затем эта информация выдается из интегральной схемы памяти на кадр через ножки 9-11 и возвращается обратно на V-процессор и вводится через ножки 6-8 назад на схему детектирования движения. После этого детектор движения использует эту информацию для управления как схемой подавления помех (NR), так и схемой вертикального фильтра (VF).

* Подавление помех (NR)

Каскад подавления помех используется для понижения искажений в главном изображении путем усреднения двух сигналов из последовательных разверток или кадров. Такие схемы подавления помех имеются в обоих маршрутах обработки - как сигнала яркости, так и сигнала цветности. Для осуществления подавления помех требуются внешние блоки памяти на кадр и строку.

Преимущество метода подавления помех на базе кадра по сравнению с методом подавления помех на базе поля заключается в том, что в первом, благодаря усреднению строки X кадра A0 и строки X кадра A1, при котором, в результате, усредняется элемент изображения в одной и той же вертикальной позиции, сохраняется полное разрешение по вертикали.

В то время как при методе подавления помех на базе поля происходит сглаживание по вертикали, в результате чего происходит ухудшение разрешения. Это происходит потому, что строка X-1 из A0 и строка X находятся в разных позициях по вертикали.

Если детектор движения определяет более сильное движение в видеосигнале, то коэффициент подавления помех устанавливается на более низкое значение по сравнению с теми случаями, когда движение не обнаруживается совсем (например, неподвижное изображение). Это делается потому, что при подаче сильного воздействия подавления помех на видеосигнал быстрого движения возникает эффект, известный под названием "хвост кометы" либо "тянучка" (тянущееся продолжение) за объектом, движущимся по экрану.

Обработка сигнала яркости

Сигнал яркости проходит через каскад подавления помех, где этот сигнал подается на схему усреднения. Сюда подается также задержанный сигнал яркости, который входит через входы DYIN V-Процессора (ножки 13-14 и 16-21) и поступает с интегральной схемы памяти IC1303. На этой схеме этот задержанный сигнал яркости вычитается из вышеупомянутого не задержанного сигнала, что обеспечивает понижение уровня помех.

Затем сигнал яркости с пониженным уровнем помех выходит из каскада подавления помех и подается на выход V-Процессора через ножки 138-141 и 143-146 (YNROUT), откуда поступает на интегральную схему блоков внешней памяти IC1302. Из этих блоков памяти сигнал яркости вводится назад на V-Процессор через ножки 86-98 (VFIN) и попадает на вертикальный фильтр (VF).

Обработка сигнала цветности

Подавление помех для сигнала цветности осуществляется точно также как и для рассмотренного выше сигнала яркости. Однако маршрут обработки, конечно, другой.

Сигнал цветности поступает на V-Процессор через выходы UVIN (ножки 187, 188 и 190-195).

Отсюда сигнал цветности подается на каскад подавления помех и поступает на схему усреднения. Сюда подается также задержанный сигнал цветности, который входит через входы DUVIN (ножки 170-173) и поступает с интегральной схемы памяти IC1301 и подвергается усреднению с незадержанным сигналом цветности. Это обеспечивает значительное понижение уровня помех в сигнале цветности.

Затем сигнал цветности с пониженным уровнем помех выходит из каскада подавления помех и подается на выход V-Процессора через выходы UVNROUT (ножки 124-127, 128, 129, 132, 133), откуда поступает на интегральные схемы блоков внешней памяти IC1301 и IC1302.

* Вертикальный фильтр (VF)

Кроме того, детектор движения подает на выход сигнальную информацию на вертикальный фильтр, которая используется для выполнения линейной интерполяции строки и подавления мерцания строки.

Этот вертикальный фильтр является ключевым элементом V-Процессора, поскольку он используется для линейной интерполяции строки, результат которой зависит от информации, полученной от детектора движения. Для выполнения интерполяции требуются следующие сигналы:

Сигнал яркости

- VFIN, ножки 81-84, 86-93, поступающий с интегральной схемы IC1302
- DLYIN, с ножки 148-156, поступающий с интегральной схемы IC1302
- YVFIN, ножки 64-76, поступающий с интегральной схемы IC303.

Выходные выводы DLYOUT (ножки 22-25, 28-31) выдают информацию с V-процессора на интегральную схему памяти IC1303.

Сигнал цветности

- UWVFIN, ножки 81-84, поступающий с интегральной схемы IC1721.
- DUVIN, ножки 174-175/177-178, поступающий с интегральной схемы IC1302
- DUVIN, ножки 115-118, поступающий с интегральной схемы IC1724.

Считывание информации с вышеупомянутых интегральных схем памяти производится с удвоенной скоростью. То есть, сигналы, считываемые на входе с частотой 16 кгц, считываются на выходе с частотой 32 кгц.

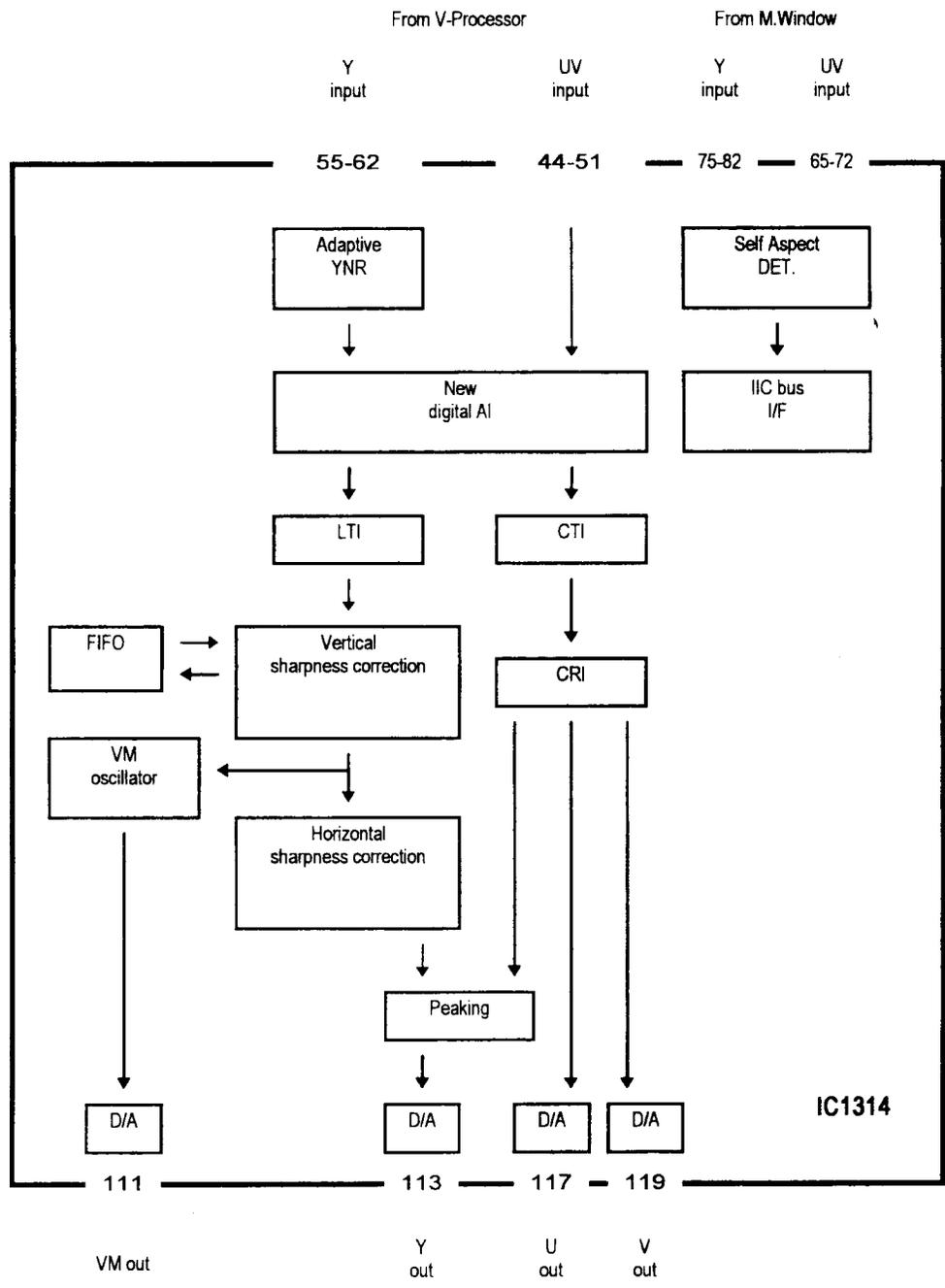
В результате, это выливается в то, что каждое поле (половина кадра) воспроизводится на экране дважды. Частота кадров возрастает с 50 гц до 100 гц. В результате, мерцание больших участков изображения, присущее телевизионным приемникам с частотой 50 гц, уменьшается. Как побочный продукт применения этого блока памяти следует отметить, также, возможность получения неподвижного изображения. Такой результат достигается при помощи канала управления, состоящего из ножек 105, 161, 196, включенных последовательно с блоками памяти на поле, что используется для того, чтобы приостановить перезапись информации старого изображения и информации движения. В режиме замораживания изображения все еще можно использовать режим масштабирования по вертикали и режим панаромирования. Это позволяет увеличить изображение конкретной области экрана.

* Блоки памяти на поле и строку

Из приведенной блок-схемы видно, что имеются три интегральные схемы памяти. Это интегральные схемы памяти фирмы СИМЕНС марки SDA9251 и SDA9253, которые являются динамическими блоками памяти с последовательным доступом, предназначенными для применения в области телевидения (TV-SAM).

Интегральные схемы типа SDA представляют собой динамические блоки памяти последовательного доступа со встроенными портами, которые предназначены для областей обработки видеосигналов с высокой скоростью передачи информации. Они организованы следующим образом: 212 рядов на 64 колонки по 16 массивов по 4 бита. Это позволяет держать в памяти 4-х битовые плоскости телевизионных (TV) полей (NTSC, PAL, SECAM) со стандартным или студийным (кабельным) качеством.

Схемы стандарта TV-SAM применяются в блоках памяти на поле и на строку. Интегральная схема IC1303, на которую подается сигнал DL-YOUT, использует этот сигнал для того, чтобы сформировать сигнал DYIN. Этот последний сигнал используется для детектирования движения. Интегральная схема памяти IC1303, которая работает на тактовых импульсах, составляющих половину от системных тактовых импульсов, как на входе, так и на выходе, используется для того, чтобы получить необходимую информацию движения.



БЛОК DFU (Блок цифровых характеристик)

Для повышения качества изображения используется блок FJB007, который выполняет эту задачу путем повышения качества сигналов цветности, черного и белого. Кроме того, для того, чтобы усилить контрастность, здесь используется расширение уровня черного.

* Вход для цифрового AI

Сигнал Y (яркость)/ножки 37, 39-42, 44, 45, 63

Сигнал UV (цветность)/ножки 54-59, 52

* Вход для автоматического форматирования

Сигнал Y (яркость)/ножки 75-82

Сигнал UV (цветность)/ножки 65-72

Адаптивная схема YNR (подавление помех сигнала яркости)

Эта схема количественно детектирует (определяет) уровень помех в период гашения вертикальной развертки сигнала изображения (YIN). Затем, тот период, в котором может быть произведено удаление помех, автоматически изменяется в соответствии с выявленным при детектировании уровнем помех.

Схема AI (Artificial Intelligence - искусственный интеллект)

Эта схема позволяет внести более естественные улучшения в качество изображения в схемном масштабе меньшем по сравнению со стандартным.

Резкость по вертикали

В этой схеме имеются два блока памяти на строку для сигнала яркости и 1 блок памяти (на время задержки в 1Н) для сигнала цветности. До появления края изображения требуется произвести два разностных расчета с участием трех блоков информации. В полученном сигнале, в дополнение к первоначальному сигналу, эта схема устанавливает ограничения в перпендикулярном направлении.

Резкость по горизонтали

Такая же как в схеме AN5342

Высокочастотная коррекция (подчеркивание контуров)

В этой схеме используется информация Y/C (яркость/цветность), полученная после обработки двух экранов. Эта схема осуществляет проверку строки и деталей изображения в сигнале.

Поскольку проводится проверка (ревизия) строки, то работает схема VM (модуляция по скорости). Создается изображение, которое трудно увидеть в граничной части 2-х экранов. Поэтому данная схема формирует импульс, который приостанавливает проверку строки на какой-то дополнительной позиции, в горизонтальном направлении, соответствующей тому моменту, когда было принято такое решение. Эта схема, в соответствии с управляющим импульсом, осуществляет проверку граничной области.

CTI (Подавление помех сигнала цветности)

Осуществляется проверка строки для сигнала UV (цветности)

CRI (Улучшение разрешения по цветности)

Эта схема получает на вход сигнал UV (цветности) и регулирует действие на уровне блока проверки строки в той части, которая относится к колебаниям с большой амплитудой.

VM (Модуляция по скорости)

Та часть данной схемы, в которой формируется сигнал VM, выдает на выход сигнал, получаемый в результате вычисления 1-й производной из сигнала яркости, в качестве сигнала VM.

Автоматическое форматирование (Самоформатирование)

Эта схема детектирует положение рамочного символического изображения в верхней части изображения, положение нижней части изображения, а также положение титров в этих изображениях.

Схема передает эту информацию через шину IIC на микропроцессор MPU.

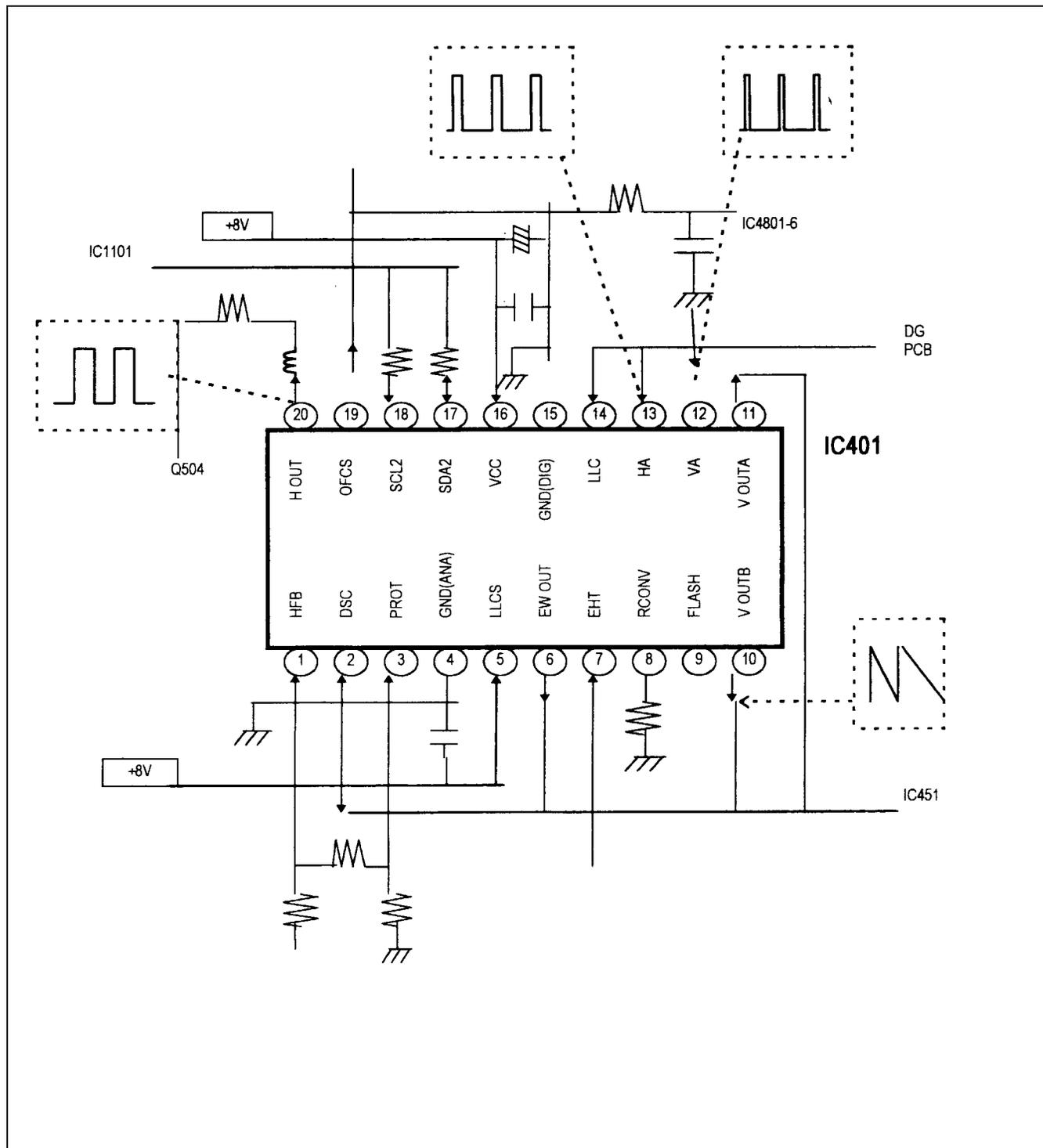
6. СХЕМА ОБРАБОТКИ ИНФОРМАЦИИ СИСТЕМЫ ОТКЛОНЕНИЯ ЛУЧА (РАЗВЕРТКИ)

6.1 Общая информация

Процесс обработки сигналов развертки на шасси MD1 управляется контроллером развертки (TDA9151) на интегральной схеме IC401. Этот программируемый контроллер развертки (отклонения луча) помещен в корпус с двухрядным расположением выводов с 20-ю ножками.

Данный процессор, обладающий высокими характеристиками синхронизации и управляющий отклонением луча (при помощи напряжения постоянного тока), используется в телевизионных приемниках, построенных как на аналоговых так и цифровых

принципах. Этот процессор осуществляет обработку функций горизонтальной и вертикальной развертки для всех телевизионных стандартов. Процессор TDA9151, в зависимости от частоты строчной развертки и области применения, может использовать частоты развертки, синхронизированные с частотой строк, значением 6,75; 13,5 или 27 МГц, и требует очень небольшое количество внешних компонент. Это устройство можно запрограммировать на режим самонастройки. Либо установить в непрограммируемый режим с фиксированной крутизной. Управление этими режимами и значительным количеством других функций осуществляется через шину IIC.



Для работы контроллера TDA9151 требуются, как минимум, три сигнала (кроме питания). Это следующие сигналы: сигнал генератора тактовых импульсов, синхронных с частотой строк (LLC) на ножке 14, который поступает с печатной платы DG (DG-PCB); сигнал на ножке 12 интегральной схемы IC316 (Буфер генератора тактовых импульсов); и сигналы шины IIC на ножках 17 и 18 (SDA - последовательный канал данных, SCL - последовательный канал тактовых импульсов). Без сигнала LLC этот прибор не в состоянии работать, поскольку встроенная в него логическая схема синхронизации использует сигнал LLC в качестве системных тактовых импульсов.

Передача данных по шине IIC необходима для того, чтобы это устройство могло выполнять требуемые задачи. С самого начала работы интегральная схема использует входные сигналы HA и VA на ножках 13 и 12, соответственно, для формирования горизонтального и вертикального запускающих импульсов. Импульсы HA и VA также поступают с печатной платы DG-PCB. Эти сигналы подаются на выход V-Процессора на ножки 100(HA) и 99(VA).

Если сигнал LLC отсутствует, выходной сигнал будет выключен и вся работа приостановлена. В результате произойдет задержка запускающего импульса строчной развертки на 2 мсек, выходной ток E/W (коррекции магнитного поля земли в направлении восток-запад) уменьшится до нуля, а выходной ток вертикальной развертки будет уменьшен на 20% в течение периода 100 мсек.

Частота сигнала LLC, который поступает на вход через ножку 14, поступает на встроенную схему предварительного масштабирования, которая используется для обеспечения внутренней частоты. Эта внутренняя частота применяется для синхронизации внутренних процессов обработки.

Ножка 5 (LLLS) является ножкой выбора генератора тактовых импульсов, синхронных с частотой строчной развертки, который используется схемой предварительного масштабирования для задания внутренней частоты тактовых импульсов.

* Горизонтальный выходной сигнал

Запускающий импульс горизонтальной развертки, который формируется из импульса HA, поступает на выход с ножки 20. Синхронизация этого выходного импульса осуществляется с

помощью горизонтального импульса обратного хода, который поступает на вход через ножку 1. Для того, чтобы помочь обеспечить линейность по горизонтали в электронных трубках 16:9, с ножки 19 выдается импульс сдвига относительно центра (OFCS-Off Center Shift).

* Вертикальный выходной сигнал

Выходные сигналы вертикальной развертки (VOUTA и VOUTV) подаются с ножек 10 и 11 интегральной схемы IC401 и совместно формируют дифференциальный выходной ток, который подается на выходную интегральную схему вертикальной развертки IC451, расположенную на печатной плате D(D-PCB).

* Выходной сигнал E/W (коррекции магнитного поля земли в направлении восток-запад)

Сигнал геометрии изображения E/W, который выдается с ножки 6 контроллера отклонения (интегральная схема IC401) подается на ножку 12 интегральной схемы IC451 для дальнейшей обработки. Значение опорного тока для обработки сигнала геометрии E/W и выходного сигнала вертикальной развертки, поступающего с интегральной схемы IC401 задается на ножке 8 (RCONV).

Если из-за содержания конкретного изображения возникают флуктуации в значении ЕНТ (добавочное напряжение обратного хода), то могут возникнуть также и флуктуации в геометрии изображения. Однако, для контроля за значением ЕНТ через канал 150в используется входная ножка 7 (ЕНТ). При возникновении любых изменений, выходной сигнал E/W настраивается таким образом, чтобы обеспечить оптимальную геометрию изображения.

* Входной сигнал защиты

Входная ножка 3 сигнала защиты (PROT), сигнал на которой задается при помощи резисторов R413 и R415, выделяется из сигнала ЕНТ. получает напряжение, которое в случае превышения значения 3,9 в отключает выходной сигнал горизонтальной развертки. При этом отклонение луча приостанавливается, ток E/W уменьшается до нулевого значения. а выходной ток вертикальной развертки уменьшается на 20%.

6.2 ВЫХОДНОЙ СИГНАЛ ГОРИЗОНТАЛЬНОЙ РАЗВЕРТКИ

Импульсы управления частотой строчной развертки для каскада запускающих импульсов горизонтальной развертки поступают с ножки 20 контроллера отклоняющей системы с величиной в полном размахе 1в и проходят через конденсатор C506. Диод D508 обеспечивает быструю разрядку конденсатора C506 в фазе записания транзистора Q502. Из схемы каскада строчного буфера, так же как из схемы выходного генератора запускающих импульсов, отчетливо видно, что это каскад управления по току с низким импедансом. Этот каскад запускающего импульса способен обеспечить требуемый управляющий ток базы

величиной до 0,9 ампер для трансформатора запускающих импульсов (коэффициент трансформации 7:1) выходного каскада.

Для ограничения индуктивных пиков прерывания во время фазы запираия параллельно с первичной обмоткой трансформатора T502 включена RC- цепочка, состоящая из резисторов R524, R528 и конденсатора C507. Каскад запускающих импульсов работает в противофазе по отношению к выходному каскаду. То есть, в то время, когда транзистор Q504 находится в состоянии проводимости.

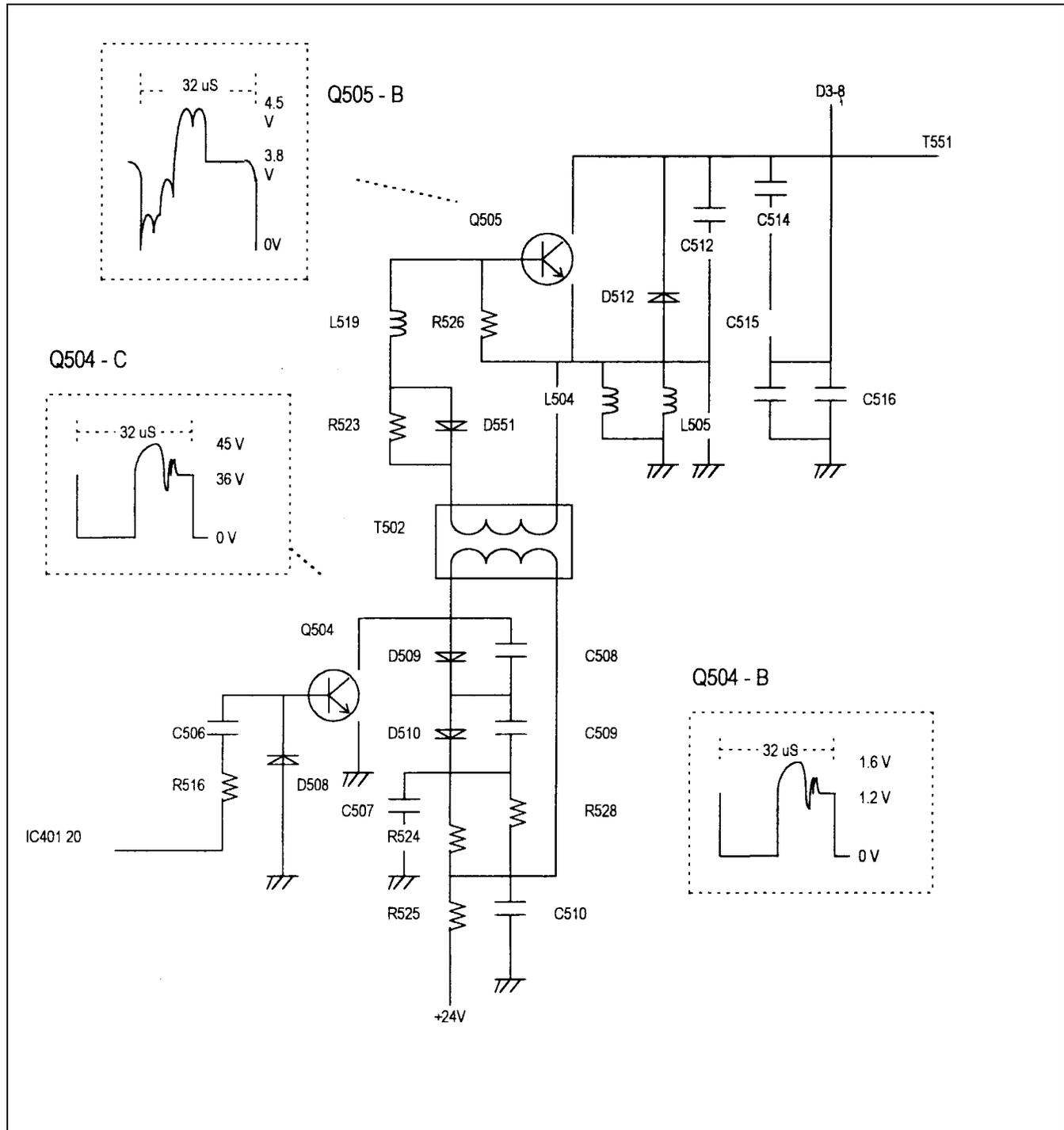


Схема TDA8350Q является схемой мощности, которая используется в системах отклонения с частотой кадровой развертки от 50 до 120 гц и частотой строчной развертки в диапазоне от 15 до 64 Кгц.

Эта схема формирует выходной сигнал вертикальной развертки, который управляется постоянным током. Кроме того, в ее состав входит драйвер "восток-запад" (коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад) для подавления тока диодного модулятора.

Для запуска вертикальной развертки схема контроллера отклонения выдает на выход дифференциальный (разностный) ток, который подается на ножки 1 и 2 интегральной схемы IC451 (TDA8350Q), где между входными точками включен резистор R451. Резистор R451 используется для определения выходного тока через катушку отклонения.

Сама схема запускающего импульса по вертикали является схемой мостикового типа.

Катушка отклонения, которая включена между входными усилителями на ножках 3 и 9, приводится в действие в противофазе. Внешние резисторы R452, R453 включены последовательно и обеспечивают информацию обратной связи, которая поступает на вход через ножку 3. Управление этой дифференциальной входной схемой осуществляется по напряжению.

Напряжение обратного хода задается при помощи дополнительного питания. Это дополнительное питание поступает через ножку 8 и действует в течение периода обратного хода.

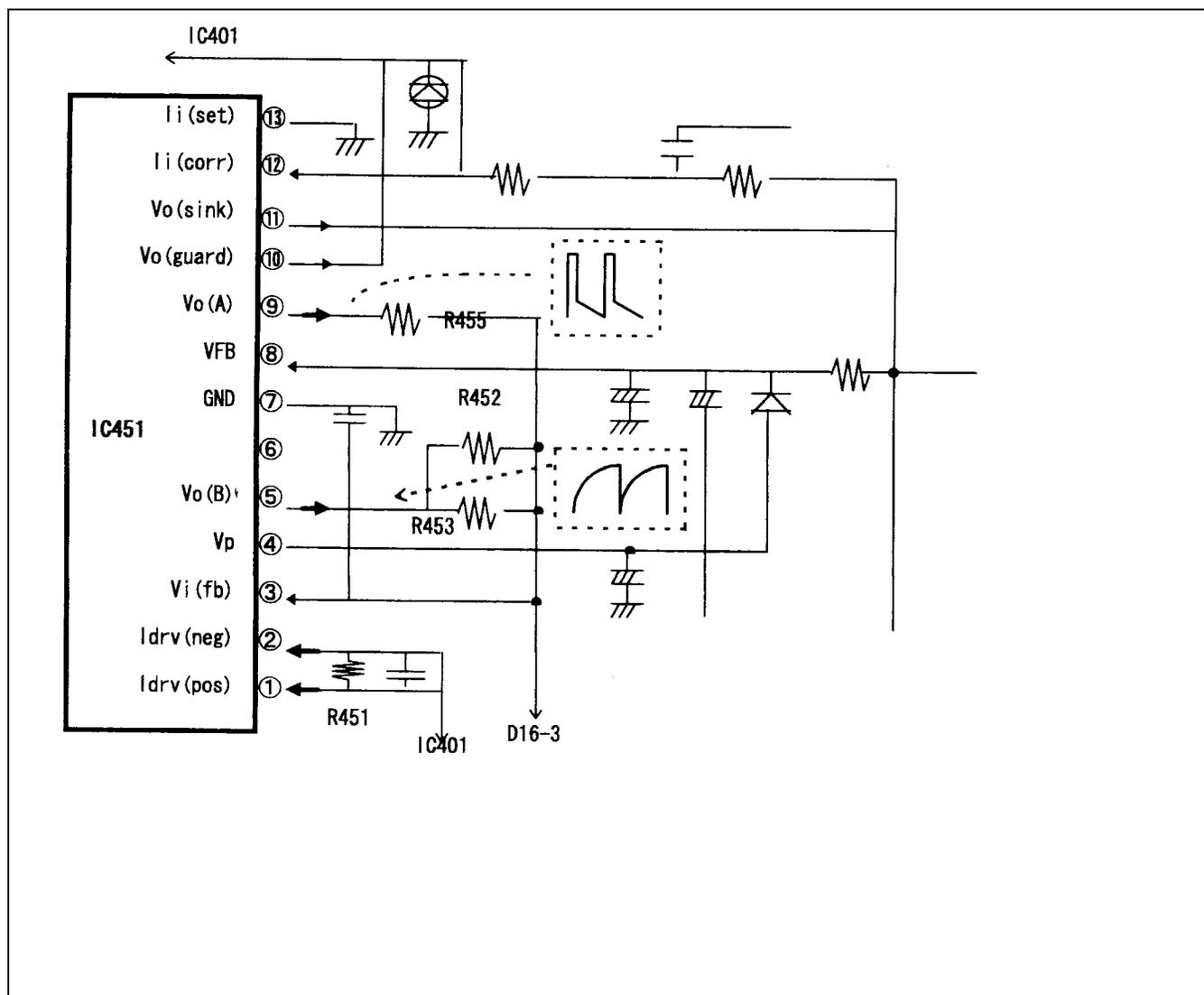
Напряжение питания VFB, которое существует на катушке как напряжение обратного хода, может служить дополнительным питанием благодаря отсутствию развязывающего конденсатора.

Этот входной каскад обладает полной защитой, а именно:

- Защита от превышения температуры
- Защита от короткого замыкания между ножками 5 и 9.
- Защита от короткого замыкания выходных ножек питания (VP) и заземления (GND).

Схема защиты VO(guard) обеспечивается через ножку 10. Схема защиты активизируется при следующих условиях:

- Во время обратного хода луча
- Во время короткого замыкания катушки и во время короткого замыкания выходных ножек 5 и 9 на выводы VP и GND.
- Во время возникновения открытой цепи.
- В том случае, когда активизирована температурная защита.



6.4.1. Общее описание

Схема DAF состоит из электронной пушки DAF + Схема динамической фокусировки. Она предназначена для исправления "ухудшения фокусировки", которое сопровождается возникновением "Астигматизма", а также в ЭЛТ, в которых имеется наклон плоскости трубки.

При помощи этой схемы удается добиться качественного изображения при падении разрешающей способности экрана для каждого закоулка и угла и вновь восстановить изображение притушенного экрана.

6.4.2. Необходимость схемы DAF**а) Явление астигматизма**

В общем случае, изображение на экране ЭЛТ получается в том пятне луча, который этот электронный луч, вылетающий из электронной пушки, оставляет, ударяясь о фосфор.

Эта основа (подложка) и формирует пятно луча.

Это свечение сохраняется на экране и разворачивается вверх, вниз и в стороны при выполнении работы отклоняющей системы.

Астигматизм возникает в основе (подложке) в пятне луча во время операций отклонения.

Что касается самого явления астигматизма. то. поскольку оно вызывало понижение разрешения изображения, то возникла необходимость пересмотреть и более подробно исследовать это явление.

б) Пересмотр явления астигматизма

В шасси MD1 в качестве внутреннего элемента используется ЭЛТ, которая является "электронной пушкой DAF".

Фокусный полюс электронной пушки DAF (G3) состоит из двух элементов (параграфов).

Для того, чтобы уменьшить возникновение астигматизма, это устройство (пушка) изготовлено в виде щели.

в) Ухудшение фокусировки, которое сопровождается получением плоского экрана

В общем случае, луч, который вылетает из электронной пушки, настраивается на фокус изображения при помощи полюса (точки) фокусировки.

Когда экран по форме приближается к плоскости, то возникает разность в положении фокуса луча в центральной части изображения и на периферийной части экрана.

6.4.4 Схема динамической фокусировки

В обычной ЭЛТ луч фокусируется в фокусной точке, получаемой путем приложения постоянного значения напряжения постоянного тока. Оно прикладывается как анодное напряжение. в течение периода от минуты до 1/4 - 1/3, как фокусное напряжение.

Однако расстояние, которое должен пройти электронный луч ЭЛТ, различно в центральной части экрана и в его периферийных частях, как это видно из рисунка 1.

Поэтому, даже в том случае, когда для центральной части экрана получена наилучшая фокусировка, в соседних частях экрана будет наблюдаться нарушение фокусировки.

Проблема ухудшения фокуса особенно сильно сказывается по периферии экрана.

д) Принятие концепции динамического фокуса

В шасси MD1 к ЭЛТ прикладывается дополнительное напряжение фокусировки, благодаря которому реализуется концепция "Динамического изменения фокуса".

Благодаря этому происходит улучшение фокусировки по периферийной части экрана.

6.4.3 Действующая схема

Эта схема создает волну параболической формы, которая соответствует нерегулярности фокусного напряжения. Вертикальные и горизонтальные импульсы формируются при помощи интегральной схемы IC701, которая располагается на печатной плате X. Затем, при помощи этой интегральной схемы, создается параболический волновой сигнал.

а) Вертикальный параболический волновой сигнал

Вертикальный пилообразный волновой сигнал поступает с ножки 21 интегральной схемы IC701, расположенной на печатной плате X.

После этого интегральная схема Q705 переходит на режим параболической волны.

Затем, этот сигнал усиливается транзисторами Q710, Q711 и эти сигналы складываются с сигналом на ножке 4 трансформатора T701.

б) Горизонтальный параболический волновой сигнал

Горизонтальный импульс выходит с ножки 3 интегральной схемы IC701. Затем он усиливается транзисторами Q704, Q706 и подается на транзистор Q707. После этого LC-схема, соединенная с транзистором Q707, (встроенная) переходит на режим параболической волны. Изменяемая подобным образом параболическая волна подается на ножки 1 - 2 трансформатора T701.

в) Синтез - выходных параболических волн

Горизонтальная и вертикальная параболические волны объединяются на трансформаторе T701.

Затем синтезированная параболическая волна выходит из трансформатора T701 и через конденсатор подается на строчный трансформатор (FBT) и складывается с фокусным полюсом ЭЛТ.

Таким образом, при перемещении от центра экрана к его периферии для того, чтобы получить оптимальную фокусировку, фокусное напряжение повышается.

При наблюдении фокусного напряжения, проходящего по поверхности экрана, оно становится в точках пересечения похожим на ту же параболическую несколько складчатую фигуру.

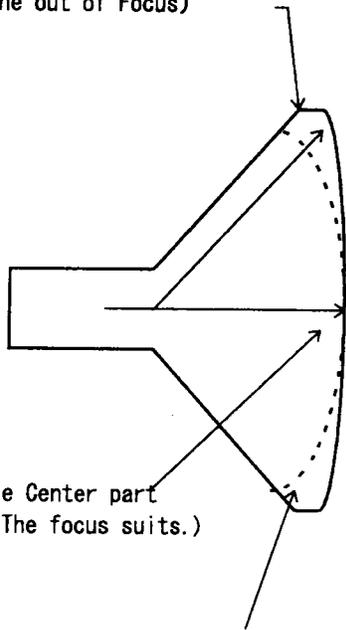
Схема динамической фокусировки, которая показана на рисунке 2, является схемой, которая именно при помощи вышеупомянутого параболического метода модулирует фокусное напряжение в соответствии с разверткой электронного луча.

ДИНАМИЧЕСКАЯ ФОКУСИРОВКА

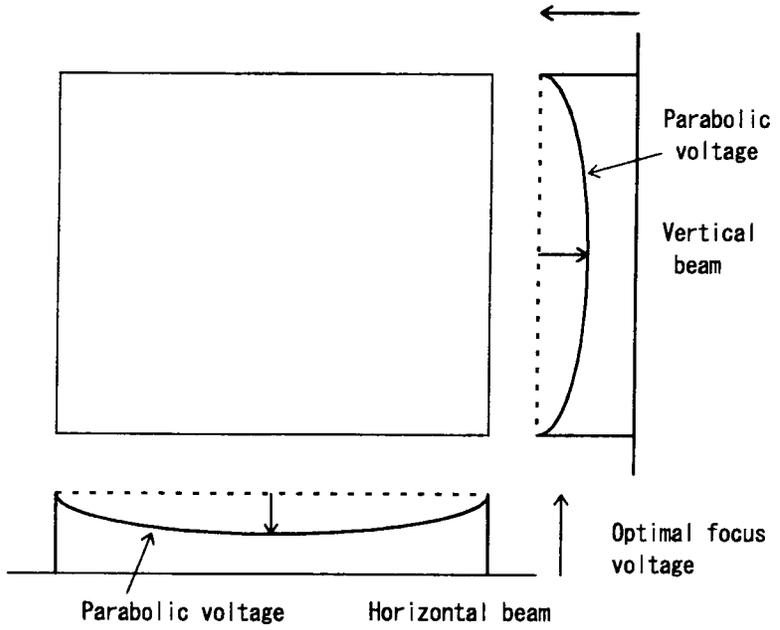
The circumference part
(The out of Focus)

The Center part
(The focus suits.)

The electron beam line with
identical focus voltage



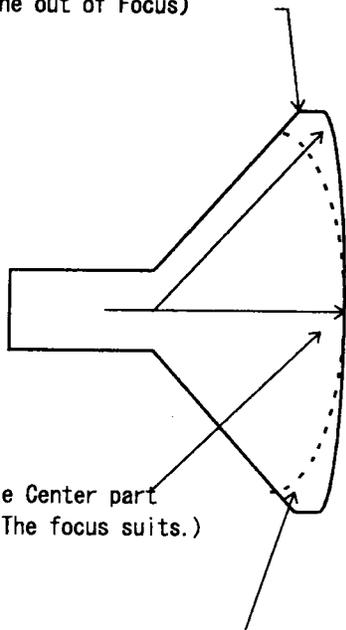
Optimal focus voltage



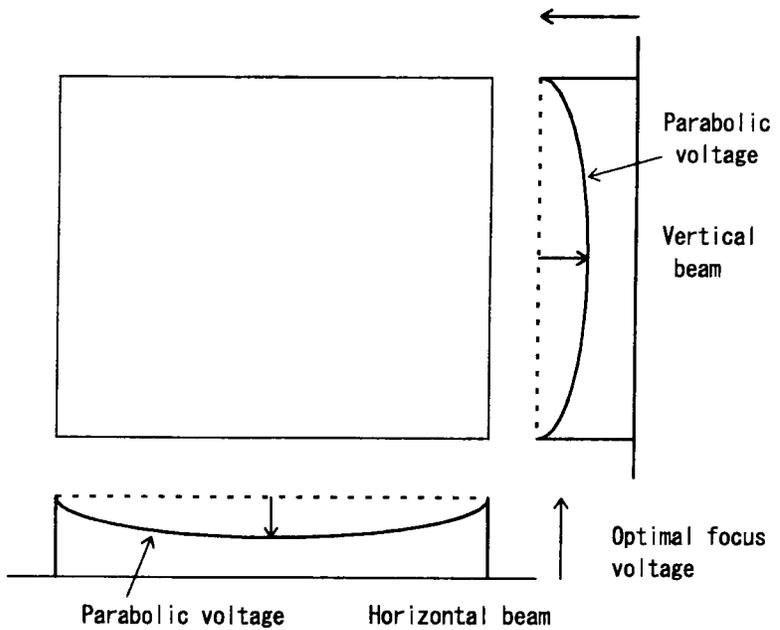
The circumference part
(The out of Focus)

The Center part
(The focus suits.)

The electron beam line with
identical focus voltage



Optimal focus voltage



В телевизорах с форматом ЭЛТ 16 : 9 требуется дополнительная схема, которая используется для настройки геометрии изображения. Эта дополнительная схема используется для того, чтобы подавить влияние магнитного поля земли.

На шасси MD1 эта схема реализована в виде интегральной схемы IC4801, которая содержит два операционных усилителя. Эти операционные усилители сформированы в виде схемы магазинного типа.

Интегральная схема IC4801 питается постоянным током. Пользователь может настроить величину этого тока в режиме OSD (Дисплей на экране телевизора).

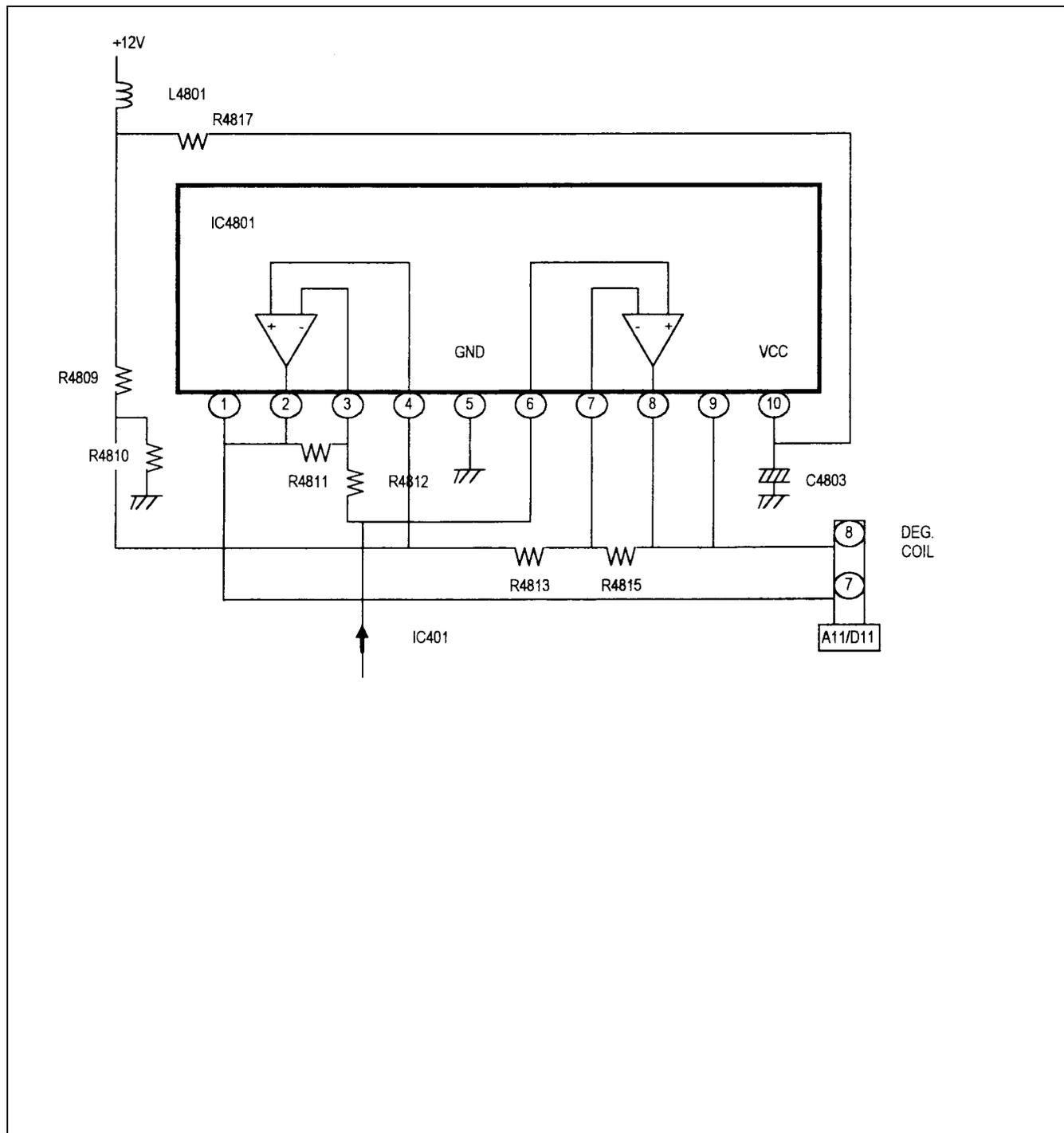
При этом пользователь может настраивать геометрию изображения в 32 шага (+16/-16). При увеличении значения в режиме OSD выходной постоянный ток с ножки 19 интегральной схемы контроллера отклонения IC401 увеличивается и становится

положительным. Этот ток подается на ножки 3 и 6 интегральной схемы IC4801.

На ножку 3 подается инверсный входной сигнал со встроенного операционного усилителя 1, а на вход через ножку 6 подается не инвертированный входной сигнал операционного усилителя 2.

В результате возрастания постоянного тока (D. C.) инвертированный входной сигнал операционного усилителя 1 должен уменьшить свой выходной сигнал, а выходной сигнал операционного усилителя 2 усиливается, повышая свой выход.

Результатом этих операций является вращение изображения по часовой стрелке. Аналогичным образом, когда постоянный ток (D. C.) уменьшается, то выходной сигнал с операционного усилителя 1 усиливается, повышая свой выход, а выходной сигнал операционного усилителя 2 уменьшается. Результатом этих операций является вращение изображения против часовой стрелки.



7. ЗВУК

7.1. СХЕМА MSP

Точно также, как в шасси EURO, которое производится в UK/MELUK, в данном шасси аудиосигнал формируется как двухканальный частотно-модулированный стерео сигнал, который обрабатывается при помощи процессора аудиосигнала MSP3410. Кроме того, в состав этой схемы включается схема демодуляции аудиосигнала, которая в нормальном режиме реализуется на каскаде промежуточной частоты.

Наряду с обработкой аналоговых аудиосигналов схема MSP3410 обрабатывает также и сигналы NICAM, которые поступают с каскада промежуточной частоты.

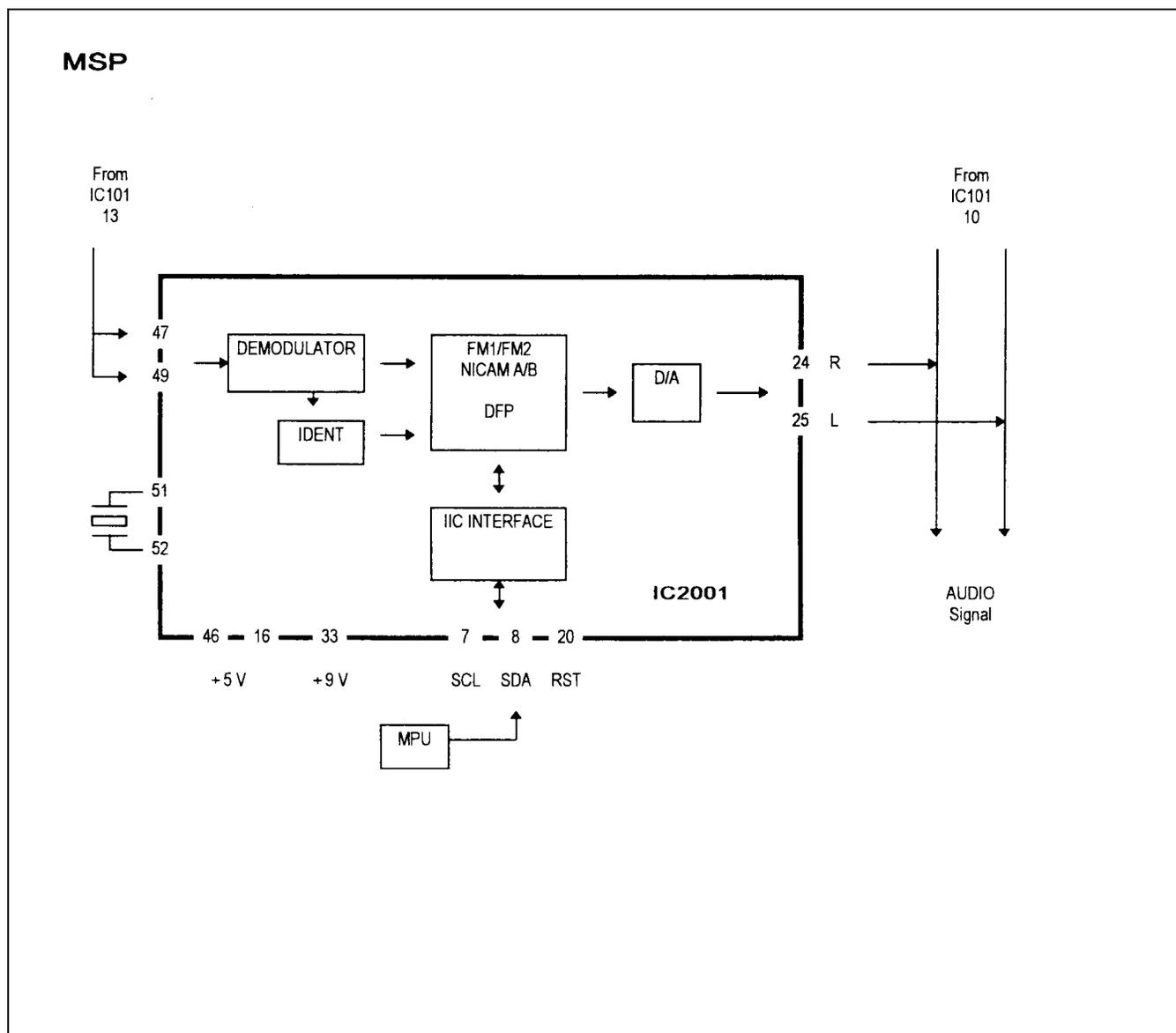
Схема MSP представляет собой Мультистандартный Звуковой Процессор, который используется для обработки аналоговых и цифровых телевизионных сигналов. На этой одной интегральной схеме полностью выполняется вся обработка звукового телевизионного сигнала, начиная с каскада звуковой промежуточной частоты.

Схема MSP3410 была спроектирована для одновременного выполнения цифровой демодуляции и декодирования звуковых телевизионных стерео сигналов, закодированных в системе NICAM, и демодуляции частотно-модулированных моно-звуковых телевизионных сигналов. С другой стороны, при помощи процессора MSP3410 могут также обрабатываться два частотно-модулированных стерео сигнала.

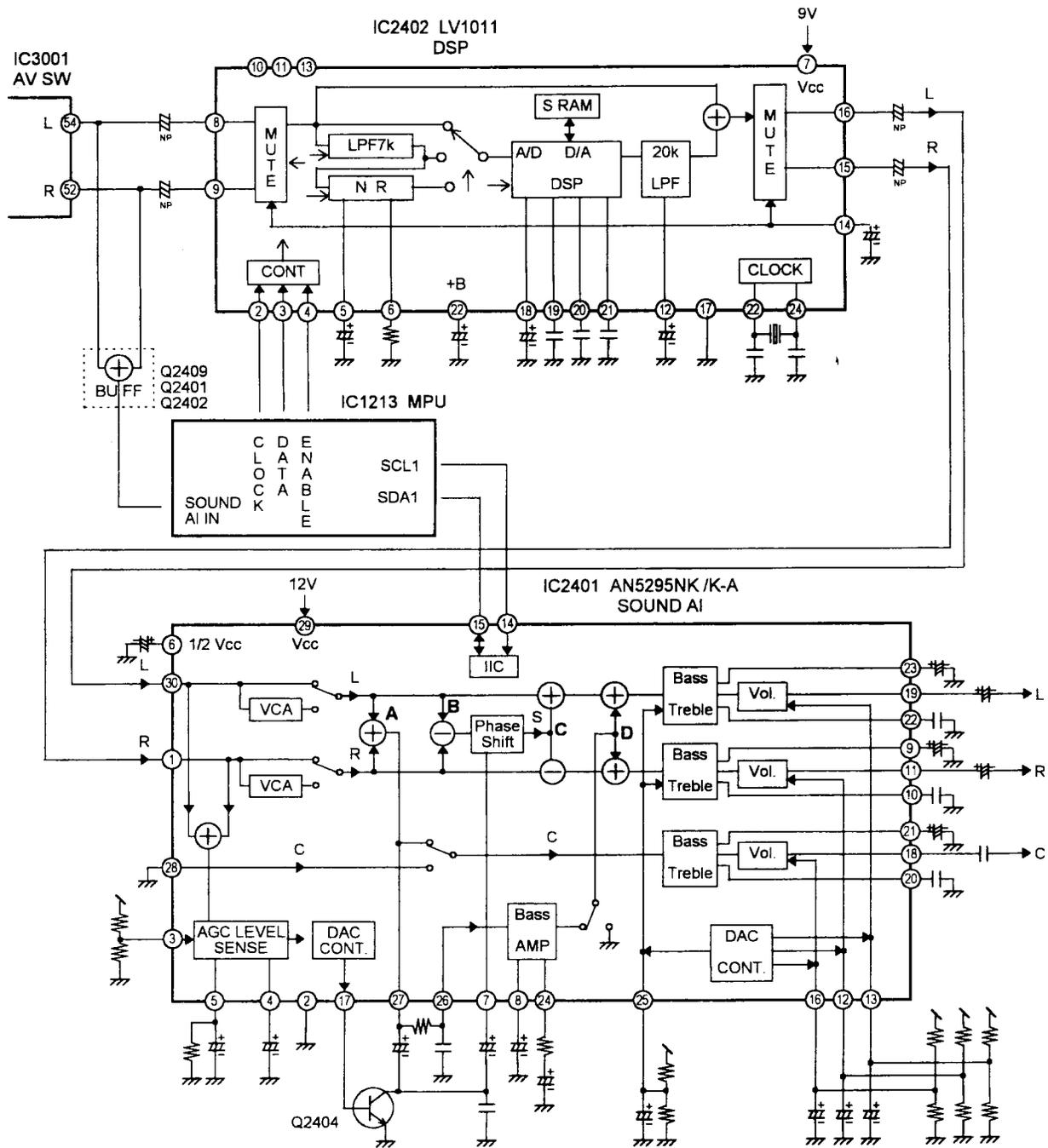
Однако, при получении амплитудно-модулированной звуковой несущей, после демодуляции, которая все еще выполняется на каскаде промежуточной частоты, сигнал подается на вывод моновогохода схемы MSP для дальнейшей обработки.

Процессор MSP3410 имеет следующие преимущества:

1. Два доступных для выбора аналоговых входа (зависит только от модели)
2. Автоматическое управление усилением (AGC) для аналогового входа
3. Встроенный преобразователь A/D (аналог-цифра) для входного звукового каскада промежуточной частоты
4. Все схемы демодуляции и фильтрации реализованы в одном чипе
5. Простое переключение между двумя стандартами NICAM (NICAM B.G/I) (мультиплексорная система с почти мгновенным командированием)
6. Требуется только один кварцевый генератор для задания тактовых импульсов (18,432МГц)
7. Детектирование частотно-модулированной несущей для функции гашения несущей



7.2. CXEMA DSP II AI



Назначение

Подача звуковых эффектов реализуется интегральной схемой IC2402 DSP (Цифровой звуковой процессор) при помощи звуковых сигналов L и R, которые выбираются интегральной схемой IC3001. Для того, чтобы обеспечить объемное звучание (звуки внешнего окружения) для сигналов L и R используется интегральная схема IC2401. Кроме того, этот процессор формирует звучание центрального громкоговорителя, который подтверждает (акцентирует) тип звука (музыка, речь) и обеспечивает автоматическую подстройку низких и высоких звуков.

Схема DSP

Звуковые сигналы поступают на вход интегральной схемы IC2402 на ножки 8 и 9, проходят через схему глушения и поступают прямо на схему смешения. Отсюда они отбираются на схему DSP, где эти сигналы и звуковые эффекты преобразуются в цифровую форму. (В этом шасси не используются схемы LPF (полосового фильтра) и NR (подавления шумов)).

В схеме DSP этот сигнал подвергается преобразованию A/D (аналог-цифра) с тактовой частотой 8МГц. А звуковые эффекты (стадион, дом, кинотеатр) создаются в цифровом виде. После преобразования D/A (цифра-аналог) эти сигналы синтезируются с исходным звуком при помощи смесителя и подаются на выход на ножки 16 и 15.

Звуковая схема AI

Входной уровень звуковых сигналов L и R, поступающих на ножки 30 и 1 интегральной схемы IC2401, детектируется при помощи датчика уровня AGC. Затем эти сигналы используются для различных видов управления.

Синтезирование звуков L и R осуществляется при помощи смесителя А. Здесь же формируется звук центрального

громкоговорителя, который подается на вход в виде моно-сигнала (монаурального сигнала) на ножку 27.

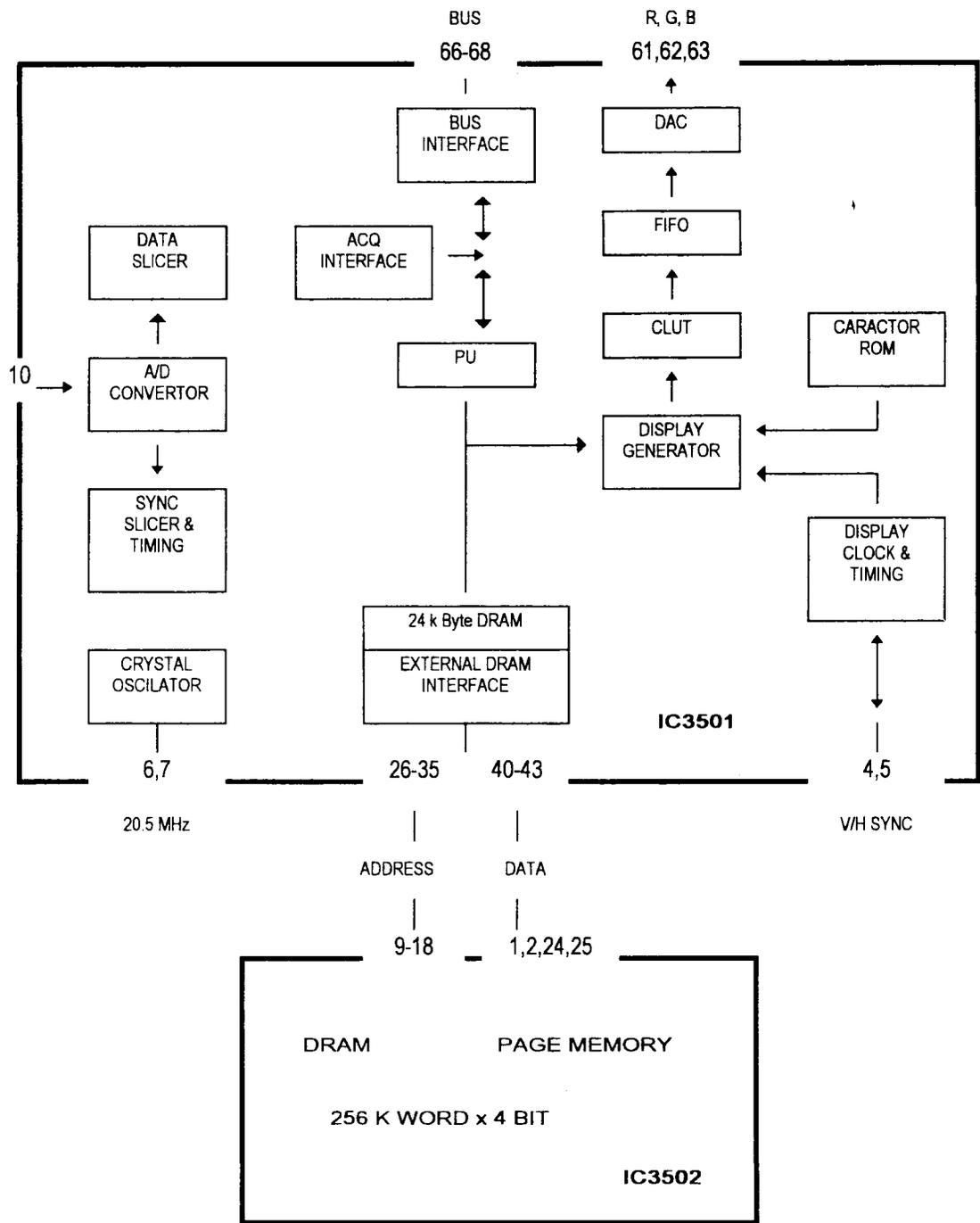
Разностная схема В посылает сигнал разности между сигналами стерео-звука L и R на схему сдвига фазы. Для создания эффекта окружения сигналы L и R синтезируются при помощи смесительно-разностной схемы С. Для моно-звучания (монаурального) транзистор Q2404 выключается, звук с ножки 27 проходит через полосовой фильтр и подается на ножку 26. Здесь происходит усиление низких тонов и звуки L и R синтезируются при помощи смесителя D для создания эффекта окружающей среды.

В схемах настройки низких и высоких тонов наличие звуков L и R, которые поступают на интегральную схему IC1213 MPU, когда звуковая схема AI включена, проверяется 255 раз каждые 4 мсек при помощи микропроцессора MPU. Является ли данный звук музыкой или речью определяется на базе содержания эталона OPTION FACTORY NORMAL 4 (заводская нормаль). после этого подается управление со схемы DAC (контроллер цифра-аналог) и осуществляется автоматическая настройка низких и высоких тонов интегральной схемы IC2401.

	Число раз появления высокого уровня напряжения	Результат определения
Звук AI1	< 30 раз	Нет звука
Звук AI2	< 60 раз	Речь
Звук AI3	> 240 раз	Стерео

Для настройки звука через шину IIC с микропроцессора MPU подаются сигналы управления VOL (громкость) и DAC. Звуки L, R и Center (центральный) выходят с ножек 19, 11 и 18, соответственно.

8 МЕГА-ТЕКСТ (MEGA TEXT)



Обработка телетекста на шасси MD1 выполняется интегральной схемой IC3501 (SDA5275). Эта интегральная схема известна как MEGA TEXT IC. Эта интегральная схема MEGA TEXT спроектирована для реализации в качестве эффективного по стоимости, высоко производительного прикладного программного продукта, предназначенного для стандартных высокопроизводительных телевизионных приемников и видеоманитонов.

Основные функции этой схемы заключаются в следующем: декодирование и представление на экране информации телетекста, поступающей из аналоговых источников; а также формирование дисплея на экране (OSD), из которого пользователь ТВ-приемника может получить информацию состояния и помощи.

Интегральная схема MEGA TEXT IC предлагает большое количество новых и очень полезных функций. Среди этих функций можно назвать запись и воспроизведение на дисплее изображений телетекста более высокого уровня, которые требуют пиксельной графики, программируемых цветов, дисплеев формата 16:9 и режимов синхронизации для телевизионных приемников без мерцания. Кроме того, в интегральной схеме MEGA TEXT хранится большое количество основных языков.

* **ВНУТРЕННЕЕ ДИНАМИЧЕСКОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО С ПРОИЗВОЛЬНЫМ ДОСТУПОМ (DRAM)**

Это внутреннее запоминающее устройство DRAM используется для многих самых разнообразных функций и его конфигурация оптимизирована для выполнения разных задач.

- * Буфер RAM
- * Программная память для блока обработки
- * Информация заголовков, таких как, время, дата и т. д.

* **ВНЕШНЕЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО DRAM**

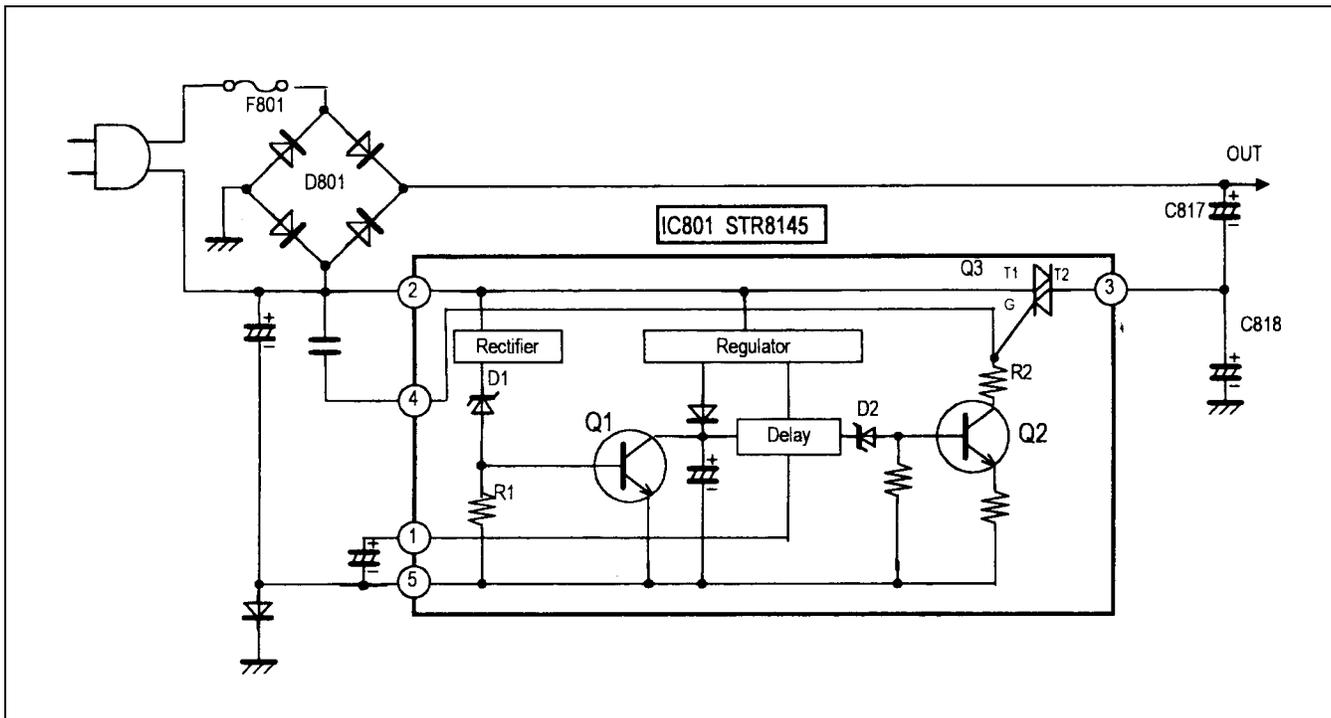
Внешнее запоминающее устройство DRAM на интегральной схеме IC3502 используется для того, чтобы обеспечить место для хранения страниц телетекста.

Это устройство действует также, как таблица просмотра по запросу. Информация, которая поступает во внешнее запоминающее устройство DRAM (интегральная схема IC3502) и выдается с этого устройства, поступает через внутреннее запоминающее устройство DRAM, которое используется как буфер для передачи данных.

Выходная информация, поступающая с интегральной схемы MEGA TEXT на интегральную схему DRAM, подается через ножки 40 - 45. Однако, до передачи данных необходимо осуществить адресацию запоминающего устройства DRAM. Это выполняется через ножки 26 -35 (адресные каналы), ножку 38 (адрес строки) и ножку 45 (адрес колонки). Ножка 39 используется для того, чтобы передать запоминающему устройству DRAM информацию о том, имеется ли информация для считывания или записи в или из выбранного адреса памяти.

9. СХЕМА ПИТАНИЯ

9.1. СХЕМА ПЕРЕКЛЮЧЕНИЯ ВХОДНОГО НАПРЯЖЕНИЯ ПЕРЕМЕННОГО ТОКА



Описание

В данном шасси используется схема автоматического регулирования входного напряжения переменного тока в диапазоне 110 - 240в.

Для входного переменного тока величиной 145в или ниже эта схема работает как удвоитель напряжения, а для напряжения выше чем 145в как мостиковый выпрямитель.

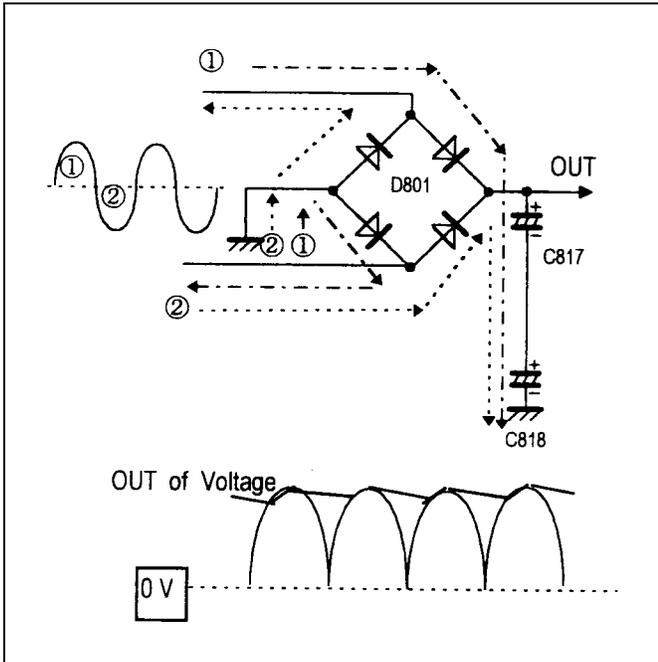
Операции, выполняемые схемой D801/TRIAC (симметричный диодный тиристор)

Диодный мостик D801 вместе с транзистором Q3, конденсаторами C817 и C818, работает как удвоитель напряжения (Q3 : ON (включен)), либо как мостиковый выпрямитель (D801 : OFF(выключен)).

ДЕТЕКТИРОВАНИЕ ВХОДНОГО НАПРЯЖЕНИЯ ПЕРЕМЕННОГО ТОКА

1. Когда напряжение переменного тока впервые поступает на вход, то оно проходит полупериодное выпрямление выпрямителем на интегральной схеме IC813.
2. Затем это напряжение постоянного тока подается на зенеровский (туннельный) диод D1.
3. В том случае, когда напряжения переменного тока равно или превышает 145в , то напряжение постоянного тока на катоде диода D1 превышает зенеровское напряжение и включает (ON) этот диод, который создает падение напряжения на резисторе R1.
4. Сформированное на этом сопротивлении напряжение включает транзистор Q1.
5. Когда транзистор Q1 открывается, то диод D2 выключается и при этом выключается транзистор Q2.
6. Когда транзистор Q2 выключен (OFF), то выключается, также, и транзистор Q3 и, в результате, он формирует обычный мостиковый выпрямитель.
7. В том случае, когда напряжение переменного тока меньше чем 145в , диод D1 закрывается (OFF), транзистор Q1 выключается (OFF) и открывается (ON) диод D2.
8. Когда диод D2 открывается (ON), то открывается (ON) транзистор Q2 и ток затвора симметричного триодного тиристора протекает через резистор R2 и включает это устройство.
9. Когда симметричный триодный тиристор Q3 включается (ON), то он формирует выпрямитель-удвоитель напряжения.

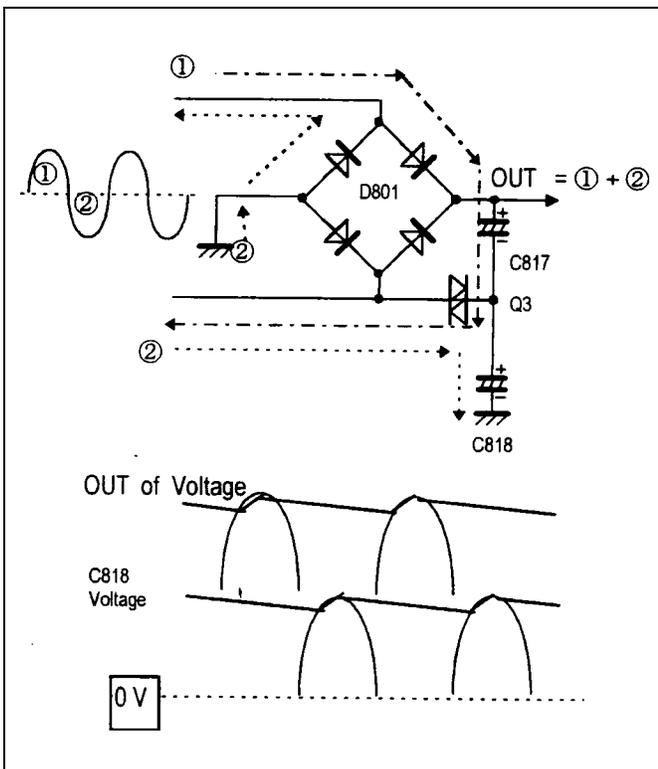
МОСТИКОВЫЙ УСИЛИТЕЛЬ (транзистор Q3 выключен (OFF))



1. В том случае, когда входное напряжение переменного тока превышает 145в, симметричный триодный тиристор Q3 выключается (OFF).
2. Положительные и отрицательные полупериоды входного переменного тока заряжают оба конденсатора C817 и C818 в направлениях "1" "2". Таким образом формируется двух-полупериодный выпрямитель.

В том случае, когда входное напряжение переменного тока составляет 200в: напряжение постоянного тока = $200 * \sqrt{2} = 280\text{в}$

ВЫПРЯМИТЕЛЬ - УДВОИТЕЛЬ НАПЯЖЕНИЯ (Транзистор Q3 включен (ON))



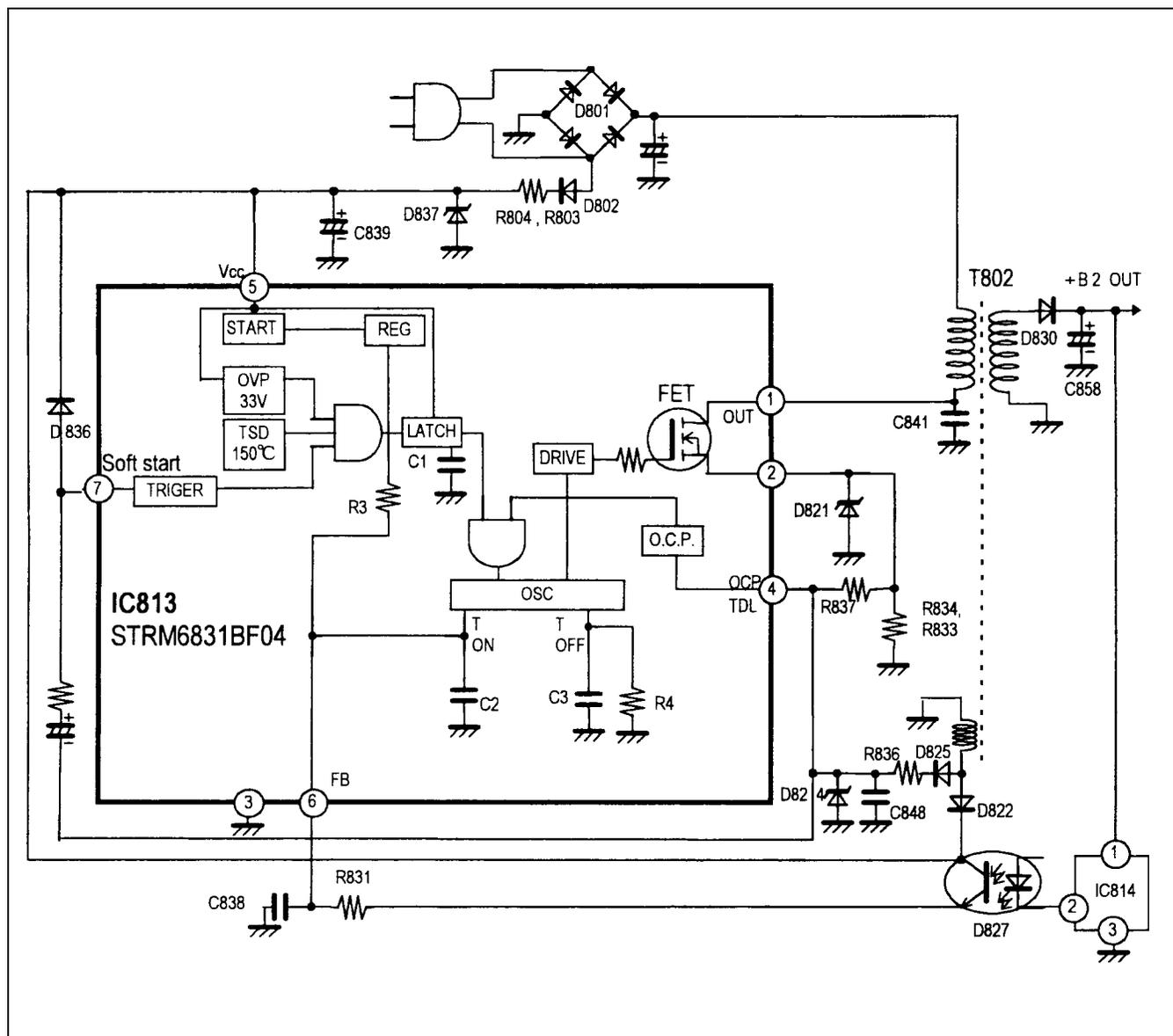
1. Когда входное напряжение переменного тока менее чем 145в, симметричный триодный тиристор Q3 включается (ON).
2. Положительный полупериод входного переменного тока заряжает конденсатор C817 в направлении "1", а отрицательный полупериод заряжает конденсатор C818 в направлении "2". Таким образом формируется выпрямитель-удвоитель.

В том случае, когда входное напряжение переменного тока составляет 100в:

Напряжение постоянного тока на конденсаторах C817, C827 = $100 * \sqrt{2} = 140\text{в}$;

Напряжение постоянного тока на конденсаторах C818, C828 = $100 * \sqrt{2} = 140\text{в}$

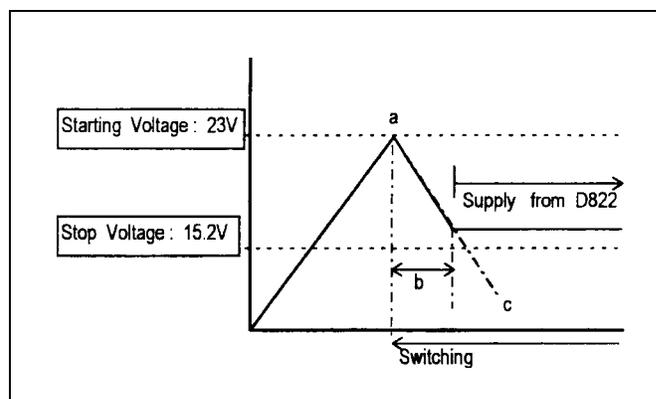
3. Таким образом выходное напряжение составляет "1" + "2" = 280в.

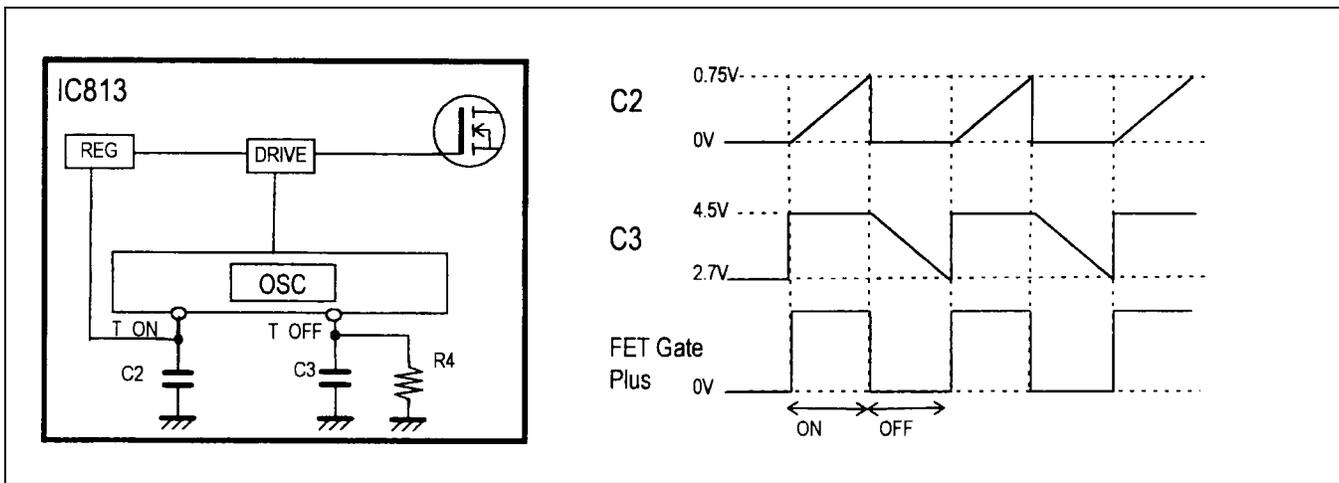


ПРИНЦИП ДЕЙСТВИЯ

СХЕМА ЗАПУСКА

1. Когда прикладывается напряжение переменного тока, то ток протекает через диод D802 и резисторы R803 и R804. Во время зарядки конденсатора C839 на экране высвечивается запускающее напряжение на ножке 5 интегральной схемы IC813. В том случае, когда запускающее напряжение достигает величины 23 в, полевой транзистор FET начинает выдавать запускающий импульс (точка а. на графике справа).
2. При начале работы транзистора FET, при помощи конденсатора C839 продолжают колебания напряжения питания (точка b. на графике справа).
3. Благодаря запуску полевого транзистора FET с катушки смещения T802 через диод D822 подает для ножки 5 интегральной схемы IC813 напряжение, достаточное для поддержания колебаний.
4. Если с диода D822 напряжение не поступает, то напряжение на конденсаторе C839 уменьшается так, как показано в точке с. (на графике справа). Когда это напряжение падает до напряжения останова (15,2в), то колебания прекращаются.





1. Схема колебаний построена из конденсатора C2, подключенного к выводу T-ON генератора OSC, и конденсаторов C3 и C4, соединенных с выводом T-OFF. Эта схема генерирует импульсы, которые включают полевой транзистор FET.
2. Когда напряжение на ножке 5 интегральной схемы достигает значения запускающего напряжения, на затвор полевого транзистора FET подается импульс "H"(высокий). В тоже самое время на вывод T-ON подается напряжение, которое постепенно заряжает конденсатор C2. Как только это напряжение достигает значения 0,75в выходной импульс тока колебаний изменяет свое значение на "L" (низкий) и полевой транзистор FET выключается. Затем напряжение вывода T-ON быстро разряжается до 0в через схему разрядки.
3. Когда полевой транзистор FET включен, конденсатор C3, соединенный с выводом T-OFF, заряжается до определенного напряжения (4,5в).
4. Как только напряжение на выводе T-ON достигает величины 0,75в, то заряд напряжением 4,5в на конденсаторе C3 разряжается в течение заданного периода через резистор R4. Когда это напряжение достигает значения 2,7в, то выходной сигнал схемы колебаний снова инвертируется и на затвор полевого транзистора FET выдается напряжение уровня "H"(высокий), которое включает (ON) полевой транзистор FET. В это время конденсатор C3 снова заряжается до 4,5в. Нормальное значение времени включения полевого транзистора FET ON задается при помощи напряжения на выводе на TDL, которое будет рассмотрено в следующей части.
5. Подача питания на вывод T-ON конденсатора C2 регулируется с терминальной ножки 6 обратной связи (FB). Когда конденсатор C2 разряжается, то время включения (ON) полевого транзистора FET используется для стабилизации напряжения +B2.

СХЕМА МЯГКОГО ЗАПУСКА

1. При включении питания напряжение в 3в, поступающее с ножки 7, обеспечивает ток зарядки для конденсатора C837 и повышает напряжение ножки 4, разряжаясь по мере понижения напряжения.
2. В это время, после включения питания, ток полевого транзистора нарастает медленно. Поэтому бросок по току при включении питания может быть подавлен.

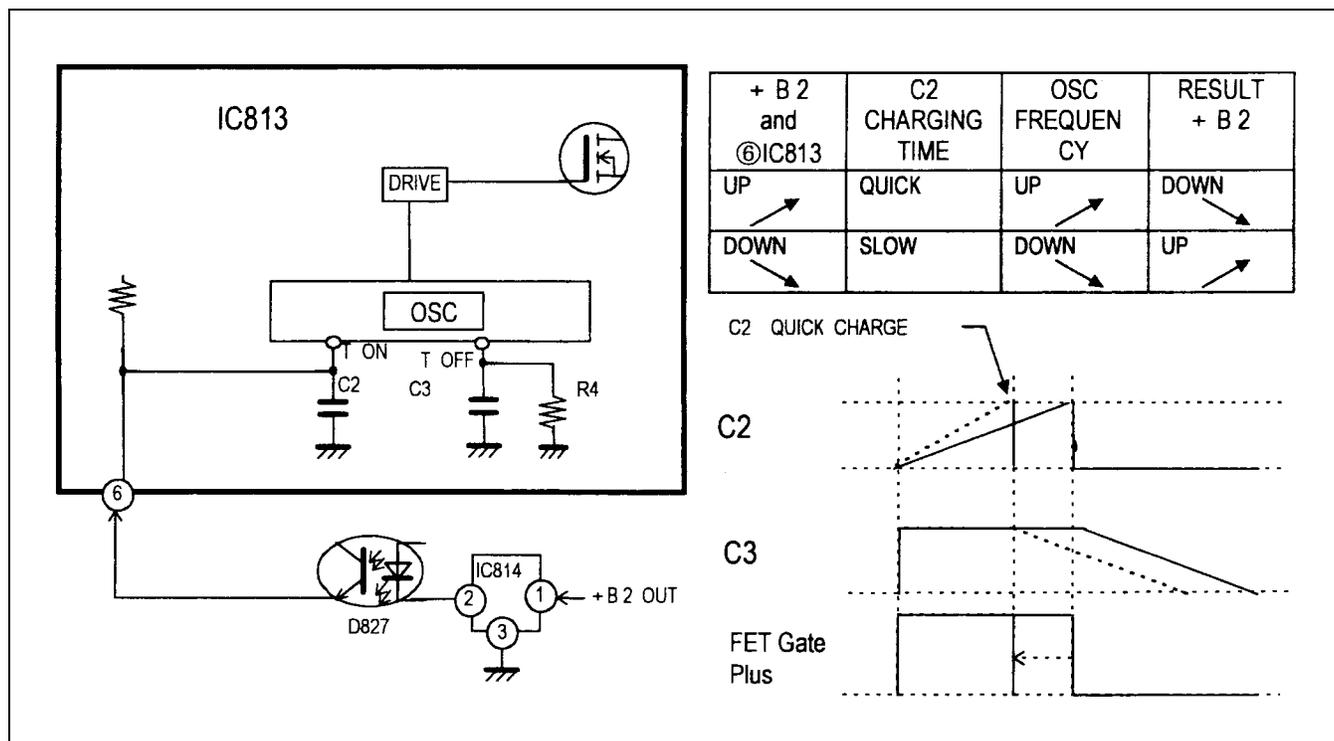
Схема запириания (запирающая схема)

1. Схема запириания представляет собой схему защиты от превышения напряжения, которая состоит из собственно схемы защиты от превышения напряжения (OPC), схемы защиты от перегрева (TSD) и ножки 7. Условия работы для каждой из этих схем рассмотрены ниже. Во время работы этих схем работа схемы запускающих импульсов прекращается.

Схема защиты	Ножка детектирования	Условия работы
OVP	Ножка 5	более 33в
TSD	Внутренний чип	более 150°C
OVP, ножка 7	Напряжение, ножка 7	более 10в

2. При начале работы схемы запириания начинает работать схема регулирования питания (REG) и операции по выдаче выходных сигналов прекращаются. Поэтому напряжение на ножке 5 повышается и понижается между значениями 23в и 15,2в.
3. Для прекращения работы схемы запириания необходимо выключить главное электропитание.

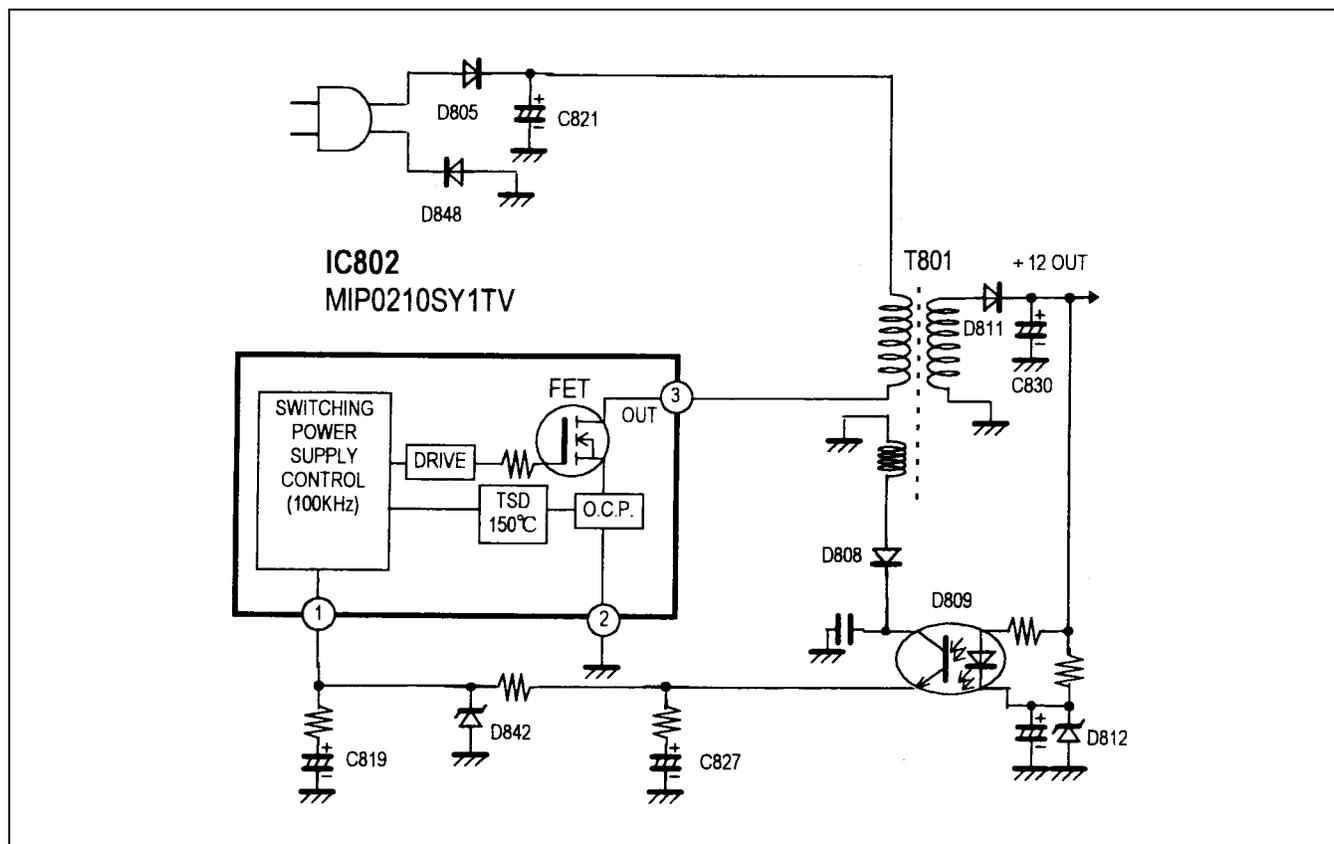
9.3. СХЕМЫ УПРАВЛЕНИЯ ПОСТОЯННЫМ НАПРЯЖЕНИЕМ



1. Управление напряжением +B2, осуществляемое с ножки 1 интегральной схемы IC814, предназначено для того, чтобы уменьшить изменения из-за отрицательных флуктуаций в напряжении +B, которое является выходным напряжением питания постоянного тока, а также флуктуаций напряжения +B2, которое является флуктуацией напряжения переменного тока.
2. Когда напряжение на ножке 1 интегральной схемы IC814 увеличивается происходит, также, уменьшение напряжения на ножке 2, повышая свет, излучаемый диодом D827.
3. По мере увеличения потока света, испускаемого диодом D827, напряжение на ножке 6 интегральной схемы IC813

- возрастает. Тем самым возрастает ток, поступающий на вывод T-ON, влияя на время зарядки конденсатора C2.
4. Когда время зарядки конденсатора C2 становится короче, то время включения (ON) полевого транзистора FET уменьшается и частота колебаний возрастает
 5. При уменьшении времени включения (ON) полевого транзистора FET частота колебаний возрастает и напряжение +B2 уменьшается.
 6. Описанные выше операции стабилизируют напряжение +B2 (см. приведенные выше схемы).

9.4. РЕГУЛЯТОР ПЕРЕКЛЮЧЕНИЯ ДЕЖУРНОГО РЕЖИМА



Напряжение +12в для дежурного режима

Когда подается питание, которое выпрямляется полупериодным выпрямителем на диодах D805 и D848, то начинает работать интегральная схема IC802.

Эта волна прямоугольной формы с частотой около 100 Кгц подается на полевой транзистор FET и организует переключение между ножками 2 и 3.

При переключении полевого транзистора FET энергия поступает во вторичную обмотку трансформатора T801.

При выполнении вышеуказанной операции формируется напряжение +12в.

Это напряжение детектирует изменяющуюся часть напряжения на диодах D812, D809. Затем эта изменяющаяся часть поступает на интегральную схему IC802. В тех условиях, когда имеет место изменение этого напряжения в 12в, то оно осуществляется следующим образом.

12в, Выход	Свет, диод D809	Схема IC802 "1"	Частота схемы IC802	12в, Выход
↗	↗	↗	↗	↘
↘	↘	↘	↘	↗

Эта интегральная схема IC802 имеет защитную схему, которая действует против превышения тока и подъема температуры. Работа интегральной схемы прекращается, когда температура схемы превышает 150 градусов Цельсия.

3. Схема защиты ЕНТ (Дополнительное высокое напряжение)
К коллектору транзистора горизонтальной развертки подключены конденсаторы С514, С515, С516. Они служат для детектирования напряжения ЕНТ. При возникновении чрезмерно высокого напряжения включается (ON) диод D516 и транзистор Q802.
4. Схема защиты от короткого замыкания напряжения +В
При понижении сигналов (дежурного режима) STBY 5в, 14в, 140в, и Sound 32в, 16в, 50в, 24в до 0в, коллектор транзистора Q502 устанавливается на уровень Ni, а транзистор Q802 включается (ON).
5. Схема превышения тока для вертикального напряжения 15в.
Детектирование тока вертикальной развертки в 15в осуществляется транзистором Q512. При возникновении слишком сильного тока он протекает через диод D507 и открывается (ON) транзистор Q802.
6. Схема превышения тока для 140в.
Детектирование тока для канала в 140в осуществляется транзистором Q810. При возникновении слишком сильного тока он протекает через диод D835 и открывается (ON) транзистор Q802.
7. Схема превышения напряжения 140в.
Детектирование напряжения для канала 140в осуществляется при помощи резисторов R856, R855. При возникновении слишком силоного напряжения диод D835 открывается (ON) и открывается (ON) транзистор Q802.
8. Схема защиты от превышения напряжения нагревателя
Напряжение нагревателя детектируется при помощи схемы, состоящей из D871, C871, R871, R872. При возникновении слишком высокого напряжения открываются (ON) диод D872 и транзистор Q802.

ИНДЕКС СОКРАЩЕНИЙ И НАДПИСЕЙ, ИСПОЛЬЗУЕМЫХ В СХЕМАХ

100 Hz Super Digital Scan	цифровая развертка с частотой 100 гц
256 RWORD x 4BIT	256 килослов по 4 бита
8 bit D/A	преобразователь»цифра-аналог» на 8 бит
A/D	аналог-цифра
Adaptive comb filter	адаптивный гребенчатый фильтр
Adaptive YNR	адаптивное отношение YNR (сигналы яркости-помехи)
ADJ	настроечный
Adjacent channel interference	помехи соседнего канала
ADJUSTMENT	настройка
AF AMP	усилитель звуковой частоты
AFC	автоматическая регулировка частоты
AGC	автоматическая регулировка усиления
AGC LEVEL SENSE	датчик уровня автоматического управления усиления
AI	искусственный интеллект
AI	автоматический ввод
AMP	усиление
AMP	усилитель
and	и
Anode	анод
artifact	паразитные узоры
Artificial Intelligence	искусственный интеллект
ASPECT RATIO	формат изображения
Audio left input	левый звуковой вход
Audio right input	правый звуковой вход
Audio signal	звуковой сигнал
Audio SW	переключатель AUDIO
AV CONTROL	управление аудио-видео
AV SW Control	управление переключателем аудио-видео
Bass	низкий тон
Bass AMP	усилитель низкого тона
BASS	низкий тон
BRIGHT	яркость
BUFF	буфер
BUS INTERFACE	интерфейс шины
B-Y	цветоразностный сигнал B-Y
C	цветность
C OUT	выход сигнала цветности
C SIGNAL	сигнал цветности
C2 QUICK CHARGE	быстрая зарядка конденсаторов C2
C819 Voltage	напряжение на конденсаторе C819
Capacitor	конденсатор

CHARGING TIME	время зарядки
CHROMA	сигнал цветности
CHROMA	цветность
CLCK GEN	генератор тактовых импульсов
Clock	генератор тактовых импульсов
Clock Buffer	буфер генератора тактовых импульсов
CLU	центральное логическое устройство
Color Decoder	декодер сигнала цветности
CONTRAST	контрастность, блок контрастности
CONTROL SIGNAL	сигнал управления
Conventional 100 гц	стандартная частота 100 гц
Conventional 50 гц	стандартная частота 50 гц
CONVERTER	преобразователь
CRI	улучшение разрешения по цветности
Cross color	перекрестные искажения «яркость-цветность»
Cross liminance	перекрестные искажения «цветность-яркость»
CRYSTAL OSCILATOR	кварцевый генератор
CTI	подавление помех сигнала цветности
CURRENT SOURCE	источник тока
CUT OFF CONTROL	схема управления запирающим
CUT OFF	запирание, отсечка
D/A	преобразователь цифра-аналог
D/A	цифра - аналог
DAC	контроллер преобразователя цифра - аналог
DATA SLICER	ограничитель-формирователь данных
DATA	данные
DCO	кварцевый генератор тактовых импульсов с цифровым управлением
DEG.COIL	размагничивающая катушка
Delay	линия задержки
DEMODULATOR	демодулятор
DFU	блок удвоенной частоты
DG PCB	печатная плата DG
DIFFERENTIAL STAGE	каскад дифференцирования
DISPLAY	дисплей
DOWN	вниз
DRAM	память с произвольным доступом
DRIVE	задающая схема, запускающий импульс
DSP	цифровой процессор звуковых сигналов
DUVIN	вход задержанного сигнала цветности
DYIN	вход задержанного сигнала яркости
E/W	коррекция воздействия магнитного поля земли в направлении восток-запад

EAROM	электрически программируемое ПЗУ (постоянное запоминающее устройство)
EEPROM	электронно-стираемая программируемая постоянная память
EHT	дополнительное высокое напряжение
ENABLE	активизация, активизирован
EPROM	стираемое программируемое ПЗУ (постоянное запоминающее устройство)
EQ AMP	уравнительный усилитель
etc	и так далее
EXTD.DAC	расширенный преобразователь цифра-аналог
EXTERNAL	внешний
FANDAMENTAL (FUNDAMENTAL) CIRCUIT	основная схема
FBT	строчный трансформатор
Feedback	обратная связь
FET	полевой транзистор
FET Gate	затвор полевого транзистора
Field memory	память на поле
FIFO	устройство прямого магазинного типа («первый пришел-первый ушел»)
Fig.1	рис.1
Fig.2	рис.2
flicker	мерцание
FM	частотная модуляция
FM DET	детектор частотной модуляции
Focus F1	фокус F1
Focus F2	фокус F2
FREQUENCY	частота
From	из
From DG	с печатной платы DG
From IC603	с интегральной схемы IC603
From M PBC	с печатной платы M
From M.Window	измультитоконочного блока
From V-Processor	от V-Процессора
Front-End	предпроцессор
FRONT-END	предпроцессор
GENERATOR	генератор
GND	земля
Gori Scalar	схема горизонтального масштабирования
H	высокий уровень
H	горизонтальный
H. SYNC	горизонтальная синхронизация
HEATER	нагреватель
High	высокое
Hori. Compress Interpolation	сжатие и интерполяция по горизонтали

Hori. LPF	горизонтальный узкополосный фильтр
Horizontal parabolic buffer	горизонтальный параболический буфер
Horizontal parabolic voltage	горизонтальное параболическое напряжение
Horizontal sharpness correction	коррекция разности по горизонтали
Horizontal voltage	горизонтальное напряжение
IC	интегральная схема
IDENT	идентификатор
Idrv (neg)	ток запускающего импульса (отрицательный)
Idrv (pos)	ток запускающего импульса (положительный)
IF AMP	усилитель промежуточной частоты
IF	промежуточная частота
Ii (corr)	коррекция тока Ii
Ii (set)	задание тока Ii
IIC BUS CLOCK	шина IIC тактовых импульсов
IIC BUS DATA	шина IIC данных
IIC BUS	шина IIC
IIC INTERFACE	интерфейс шины IIC
IICAN	сигнал отмены
INPUT	вход
INPUT SELECTOR	селектор входного сигнала
interline flicker	межстрочное мерцание
L	левый
L	низкий
LATCH	запорная схема
LIM AMP	усиление сигналов логического запоминания
line flicker	мерцание строк
Line memory	память на строку
line-locked clock synthesis	синтез тактового генератора синхронного с частотой строчной развертки
Low	низкое
LPF	полосовой фильтр
LUMA	сигнал яркости
M PCB	печатная плата М
MAIN L	главное изображение, левый сигнал
Main picture compressed	сжатие главного изображения
MAIN R	главное изображение, правый сигнал
Main Signal	сигнал главного изображения
MAIN SWITCHING REGULATOR	главный переключающий регулятор
MAIN	главный, основной
Mask	маскирование
MATRIX	матрица, матричная схема
Memory control	управление памятью
MEMORY	память

MIRROR	зеркало
Mixing main and sub	смешение основного и встроенного изображения
MONITOR L	монитор, левый сигнал
MONITOR R	монитор, правый сигнал
Monitor	монитор
motion	движение
MOTION DET	схема детектирования вида движения изображения
motion is smooth	движение плавное
Moving image	движущееся изображение
MPU	блок микропроцессора
MSP	мультистандартный звуковой процессор
MULT WINDOW	Многооконность
MUTE	глушение
Natural AI	естественное AI
New digital AI	новый сигнал цифрового AI
NICAM	мультиплексорная система с почти мгновенным компандированием
No line flicker	строчное мерцание отсутствует
NOISE REDUCTION	схема подавления помех
NR	схема подавления шума
NTSC	НТСЦ
OFF	выключено
ON	включено
Optimal focus voltage	оптимальное фокусное напряжение
OSC	генератор
OSD	дисплей на экране телевизора
Other pins included	включая другие ножки
OUT of Voltage	выход напряжения
OUTPUT	выход
Output formatter	схема форматирования выходного сигнала
OVER CURRENT	превышение тока
OVER VOLTAGE	превышение напряжения
Overall response	сквозная амплитудно-частотная характеристика
OVP	схема защиты от превышения напряжения
P in P	картинка в картинке (PIP)
PAGE MEMORY	страничная память
PAGE	страница
PAL	(ПАЛ)
Panorama mode	режим панорамирования
Parabolic voltage	параболическое напряжение
PCB	печатная плата
Peaking	высокочастотная коррекция (подчеркивание контуров)
PIP	режим встроенного изображения

PIP	блок встроенного изображения
Plus	плюс
POP	устройство магазинного типа либо «вне главного изображения»
Power ON	питание включено
Power	питание
PRESET	предварительная установка
Protect	защита
PROTECTION CIRCUIT	схема защиты
PROTECTOR	схема защиты
PU	блок питания
QIF AMP	усилитель квантизированной промежуточной частоты
QIF DET	детектор квантизированной промежуточной частоты
QUICK	быстро
R	правый
RAM	запоминающее устройство с произвольным доступом
Rectifier	выпрямитель
REG	регулирование
Regulator .	регулятор
Remecon	диод-ремекон
RESET	сброс
RESULT .	результат
RF	высокая (радио) частота
RF-AMP	усилитель высокой частоты
ROM .	ПЗУ(постоянное запоминающее устройство)
R-Y	цветоразностный сигнал R-Y
S/N ratio .	отношение сигнал-помеха
SATURATION	насыщенность цвета
SAW filter	ПАВ-фильтр,фильтр на поверхностно-акустических волнах
SCL	канал последовательных тактовых импульсов
SDA	канал последовательных данных
sec	секунда
SECAM	СЕКAM
Selectivity	избирательность
Self Aspect DET	детектор автоформатирования
SHORT	короткое замыкание
Signal to noise ratio	отношение сигнал-помеха
SLAVE address .	подчиненный адрес
SLOW	медленно
Soft start	мягкий запуск
SOUND AI IN	вход схемы автоматического ввода звукового сигнала
Sound Circuit	схема обработки звукового сигнала
SRAM	ЗУПВ - статическое запоминающее устройство с произвольной выборкой

START	запуск
Starting Voltage : 23V	запускающее напряжение 23в
Still image	неподвижное изображение
Stop Voltage : 15,2V	напряжение останова 15.2в
Strobe (All)	стробировать (Все)
Strobe (Part)	стробировать (Часть)
Sub contrast ADJ	Настройка контрастности встроенного изображения
SUB L	встроенное изображение, левый сигнал
SUB R	встроенное изображение, правый сигнал
Sub picture compressed	сжатие встроенного изображения
SUB Signal	сигнал встроенного изображения
SUB	дополнительный, встроенный
SUB.VOL	громкость дополнительного изображения
Supply from D822	подача с диода D822
S-VIDEO detect	детектор S-VIDEO (кабельного телевидения)
Switching	переключение
SYNC	синхронизация
SYNC PROCESSING	синхронная обработка
Sync Separation	разделение синхронизации
TEXT	текстовая (интегральная схема)
The Center part	центральная часть
The circumference part	периферийная часть экрана
The focus suits	соответствует фокусу
The out of Focus	вне фокуса
TIMING	синхронизация, согласование во времени
TREBLE	высокий тон
TRIGGER	триггер
TSD	схема защиты от перегрева
TUNER	тюнер
TV Main	телевизионный сигнал основного изображения
TV Sub	телевизионный сигнал встроенного изображения
UP	вверх
UV in	вход сигнала UV (ультрафиолет)
UV input	вход сигнала UV (цветности)
UV out	выход UV (цветности)
UVIN	вход сигнала цветности
UVNROUT	выход сигнала цветности с подавленными помехами
UVFIN	вход сигнала цветности вертикального фильтра
V OUT	выход вертикального сигнала
V	вертикальный
V.C.J.	блок VCJ (видеохроматические джунгли)
VCO	генератор, управляемый напряжением
VCR	кассетный видеомагнитофон

Vert. Compress	сжатие по вертикали
VERT. FILTER	вертикальный фильтр
Vert. Interpolation	интерполяция по вертикали
Vert. LPF	вертикальный узкополосный фильтр
Vertical beam	вертикальный луч
Vertical Parabolic buffer	вертикальный параболический буфер
Vertical Parabolic voltage	вертикальное параболическое напряжение
Vertical sharpness correction	коррекция резкости по вертикали
VFIN	вход вертикального фильтра
Vi (fb)	напряжение обратной связи
Video detector	детектор видеосигнала
Video or Y Signal	сигнал изображения или сигнал яркости
Video signal	видеосигнал, сигнал изображения
Video SW	переключатель VIDEO
VIF AMP	усилитель сигнала изображения промежуточной частоты
VIF DET	детектор сигнала изображения промежуточной частоты
VIF	промежуточная частота видеосигнала
VM	модуляция по скорости
VM oscillator	генератор колебаний модуляции по скорости
VM out	выход схемы модуляции по скорости
Vo (guard)	напряжение (защиты)
Vo (sink)	напряжение погашения
VOL	громкость
Voltage	напряжение
Y	яркость
Y in	вход сигнала Y (яркости)
Y input	вход сигнала Y (яркости)
Y/C MIX	микширование Y/C (яркость/цветность)
Y/C	яркость/цветность
Y-delay	линия задержки сигнала Y (яркости)
YIN	вход сигнала яркости
YNROUT	выход сигнала яркости с подавленными помехами
Y-OUT	выход Y (яркость)