

Omówiono podstawowe rodzaje produkowanych i stosowanych obecnie przetworników analogowo-cyfrowych. Porównując ich najważniejsze parametry, którymi są rozdzielczość i szybkość, określono dziedziny zastosowań przetworników opartych na pięciu podstawowych metodach konwersji analogowo-cyfrowej. Podane informacje mogą ułatwić dobranie typu przetwornika do danego zastosowania.

Jaki przetwornik a/c wybrać? (1)

Michał Nadachowski

Dwa podstawowe parametry charakteryzują przetwornik analogowo-cyfrowy: rozdzielczość i szybkość. Rozdzielczość, definiowana jako liczba bitów słowa wyjściowego, określa zdolność różniczenia sygnałów analogowych doprowadzonych do wejścia przetwornika. Co w praktyce oznacza rozdzielczość, np. 8-bitowa? W takim przetworniku uzyskuje się na wyjściu wartości cyfrowe w postaci słowa 8-bitowego. Tak więc możliwe jest $2^8 = 256$ różnych wartości. Wynika stąd, że w przetworniku 8-bitowym o zakresie 10 V wartość najmniej znaczącego bitu odpowiada sygnałowi $10 \text{ V}/256 = 39 \text{ mV}$. W przetworniku 16-bitowym ta wartość jest równa $10 \text{ V}/2^{16} = 10 \text{ V}/65536 = 153 \text{ } \mu\text{V}$. Znaczy to, że stosując przetwornik 8-bitowy można rozróżnić sygnały różniące się od siebie o 39 mV, a w przypadku 16-bitowego – o zaledwie $153 \text{ } \mu\text{V}$. Oczywiście w praktyce sama długość słowa wyjściowego nie wystarczy do osiągnięcia

odpowiedniej rozróżnialności sygnałów analogowych. Przetwornik, aby dysponował odpowiednio dobrą rozdzielczością, musi też charakteryzować się wystarczająco małymi szumami, dobrą odpornością na zmiany temperatury i zasilania itd., czyli ogólnie mówiąc – odpowiednią dokładnością. W dobrych, firmowych przetwornikach określenie rozdzielczości oznacza, że ten warunek jest spełniony, czyli rozdzielczość określa także dokładność przetwarzania. Drugi parametr podstawowy to szybkość przetwarzania, czyli liczba próbek sygnału, które mogą być przetwarzane w ciągu sekundy. Niekiedy jako parametr jest podawany zamiast szybkości – czas jednego przetworzenia. Jak wiadomo z ogólnych zasad miernictwa, pomiar prowadzony szybciej jest na ogół mniej dokładny. Tak też jest i z przetwarzaniem a/c. Dokładność i szybkość są parametrami przeciwstawnymi. Przetworniki o większej rozdzielczości (do-

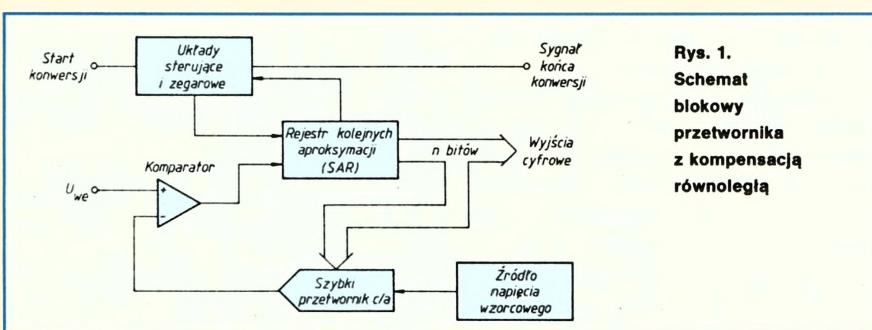
kładności) są, ogólnie biorąc, wolniejsze niż przetworniki mniej dokładne.

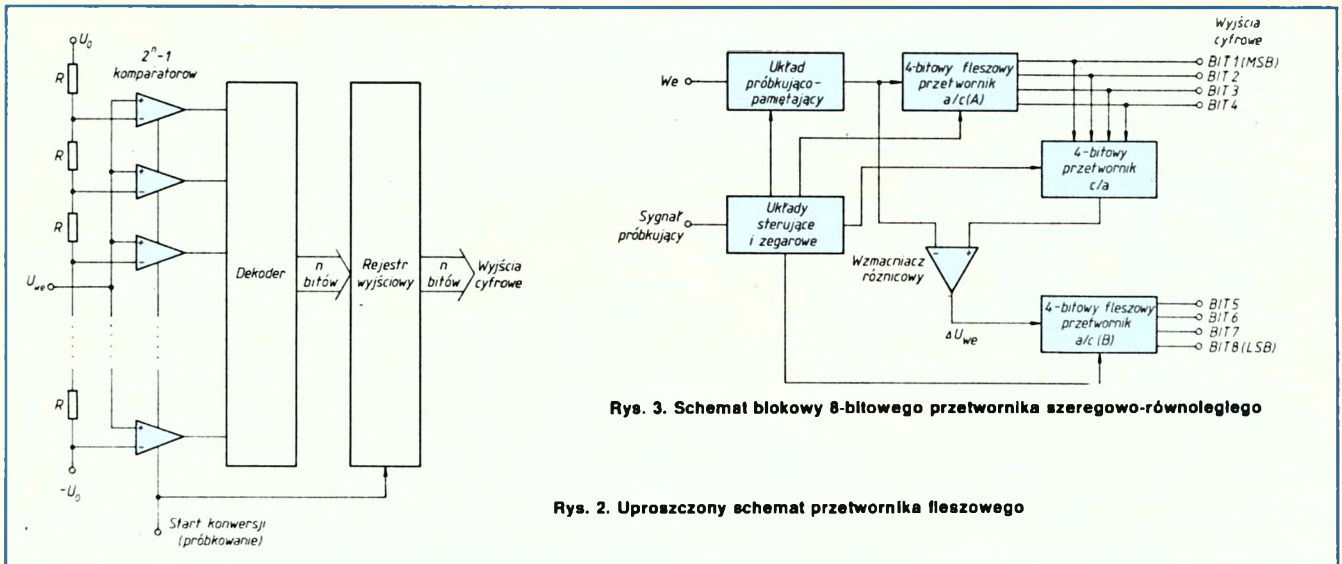
Dwie podstawowe cechy przetwornika – dokładność i szybkość są podstawą wyboru typu przetwornika do danego zastosowania. Istnieje obecnie wiele metod przetwarzania. Ich pełne omówienie znajduje się w literaturze specjalistycznej [1], jednakże prawie wszystkie obecnie wykonane i oferowane na rynku układy scalone przetworników a/c są oparte na jednej z pięciu podstawowych metod przetwarzania. Są to metody:

- kompensacyjna, czyli kolejnych równoległych aproksymacji
- bezpośrednia fletzowa
- szeregowo-równoległa
- integracyjna
- sigma-delta.

Najszybsze są przetworniki fletzowe o szybkości przetwarzania do 500 Mp/s (mga-próbek na sekundę), lecz o rozdzielczości maksymalnej 8 do 10 bitów. Odwrotna jest sytuacja z przetwornikami sigma-delta, w których trudno uzyskać szybkość powyżej 100 kp/s, lecz za to mają świetną rozdzielczość, do 16 a nawet 24 bitów. Najbardziej uniwersalne są przetworniki kompensacyjne o szybkościach od 10 kp/s do 1 Mp/s i rozdzielczościach do ok. 12 bitów. W celu lepszego przedstawienia problemów szybkości i rozdzielczości przetworników przypomniemy zasady działania najpopularniejszych rodzajów przetworników.

Przetworniki z kompensacją równoległą, zwane też przetwornikami z kolejnym poró-





Rys. 3. Schemat blokowy 8-bitowego przetwornika szeregowo-równoległego

Rys. 2. Uproszczony schemat przetwornika fieszowego

nywanem (ang. *successive approximation*)

Są to niewątpliwie najszerzej rozpowszechnione przetworniki a/c. Łączą w sobie dość dobrą rozdzielczość z szybkością wystarczającą do wielu zastosowań, a przy tym są tanie. Można je spotkać wszędzie – od automatów przemysłowych po rakiety kosmiczne. Zasada działania przetwornika z kompensacją równoległą jest prosta i polega na kolejnym porównywaniu napięcia przetwarzanego z napięciami odniesienia. Schemat blokowy takiego przetwornika jest przedstawiony na rys. 1.

Podstawowym elementem układu jest specjalny rejestr zwany rejestrem kolejnych aproksymacji SAR (ang. *successive approximation register*), którego stan cyfrowy jest w przetworniku c/a zamieniany na napięcie doprowadzane do komparatora jako poziom odniesienia, porównywany z napięciem wejściowym. Wprowadzając wysoki stan logiczny H do kolejnych bitów rejestru SAR można uzyskiwać napięcia odniesienia o wartościach wagowych $U_o/2$, $U_o/4$, $U_o/8$... itd. przy czym U_o jest równe pełnemu zakresowi napięcia wejściowego. Pierwszy sygnał zegarowy wprowadza stan H do najbardziej znaczącego (MSB) bitu rejestru. Generuje się wtedy napięcie odniesienia $U_o/2$, które jest porównywane z napięciem przetwarzanym U_{we} . Zależnie od rezultatu porównania w bicie MSB jest pozostawiany stan H (gdy $U_{we} > U_o/2$) lub jest wpisywany stan niski L (gdy $U_{we} < U_o/2$). Kolejny sygnał zegarowy wprowadza stan H do następnego bitu rejestru SAR. Dlatego w następnej fazie przetwarzania porównuje się napięcie wejściowe z napięciem odniesienia równym – zależnie od stanu starszego bitu – albo $U_o/4$ albo sumie ($U_o/2 + U_o/4$). I znowu, jako rezultat porównania do tego bitu wpisuje się stan H lub stan L. Cały ten proces jest podobny do

ważenia nieznanego ciężaru kolejnymi odważnikami o ciężarze malejącym w stosunku 1:2. Suma odważników, które pozostaną na szalce, jest wynikiem ważenia, oczywiście z dokładnością ciężaru najmniejszego odważnika. W omawianym układzie tym wynikiem jest końcowy stan rejestru SAR po wszystkich porównaniach.

Cały proces przetwarzania jest dość szybki, gdyż wymaga tylko tylu cykli przetwarzania, ile bitów słowa wyjściowego ma przetwornik. Maksymalna częstotliwość generatora zegarowego jest ograniczona czasem ustalania się napięcia w przetworniku c/a, szybkością rejestru i ewentualnymi opóźnieniami w układach logicznych. Dokładność metody jest jednak ograniczona dokładnością generowania wagowych napięć odniesienia. Sygnał wejściowy w tego typu przetwornikach nie może się zmieniać podczas całego okresu przetwarzania, dlatego na wejściu powinien być umieszczony układ próbkująco-pamiętający. Osiągalne granice szybkości i rozdzielczości w przetwornikach kompensacyjnych to 1 Mp/s i 12 bitów. Spotyka się przetworniki 16-bitowe tego rodzaju, lecz o znacznie zredukowanej szybkości przetwarzania.

Dzięki swej prostocie układowej przetworniki kompensacyjne są łatwe do prostej realizacji monolitycznej i przez to niezbyt drogie. Są produkowane przez bardzo wiele firm i powszechnie stosowane, szczególnie w automatyce przemysłowej i telekomunikacji.

Przetworniki fieszowe (ang. *flash converters*)

O ile w przetwornikach kompensacyjnych przetwarzanie odbywa się sekwencyjnie – krok po kroku, bit po bicie, to w układach fieszowych mamy do czynienia z konwersją bezpośrednią, w której stany wszystkich bitów słowa wyjściowego są wyznaczone jed-

nocześnie. Dlatego właśnie konwertery fieszowe są najszybszymi przetwornikami a/c. Schemat blokowy obrazujący architekturę takiego przetwornika przedstawiono na rys. 2. Do wyznaczenia stanów logicznych n bitów słowa wyjściowego jest potrzebne $(2^n - 1)$ poziomów napięcia odniesienia, a więc tyle samo komparatorów. Poziomy odniesienia kolejnych komparatorów różnią się od siebie o wartość odpowiadającą 1 LSB. Gdy pojawia się sygnał startowy (inicjujący przetwarzanie), we wszystkich tych komparatorach, na których wejściach napięcie przetwarzane U_{we} jest większe od poziomu odniesienia, pojawia się na wyjściu stan logiczny H, a w pozostałych stan L. W rzędzie komparatorów przedstawionym na rys. 2 powstaje więc jakby słupek stanów wysokich, rosnący w górę ze wzrostem przetwarzanego napięcia. Jest to informacja cyfrowa zapisana w kodzie nazywanym – przez analogię do rosnącego słupka rtęci – kodem "termometrycznym". Konieczne są dodatkowe układy do konwersji tej informacji na kod dogodniejszy, np. binarny. Niedogodnością przetworników fieszowych jest znaczna rozbudowa układu przy większych rozdzielczościach. O ile przetwornik 4-bitowy wymaga 15 komparatorów, to 8-bitowy już 255, a 10-bitowy aż 1023. Ta ostatnia wartość jest w zasadzie granicą możliwości tych układów. Przetworniki o liczbie komparatorów ponad 1000, czyli o rozdzielczościach powyżej 10 bitów, stają się trudne nawet do realizacji monolitycznej, gdyż kostka monolityczna staje się zbyt duża, dopasowanie komparatorów trudne, a koszt układu znacznie wzrasta.

Wielką zaletą przetworników fieszowych jest duża szybkość przetwarzania, wynikająca z równoległego charakteru konwersji. Można uzyskać szybkość nawet do 500 Mp/s, typowa wartość to 75 do 100 Mp/s. Przetworniki fieszowe są z natury rzeczy układami

próbkującymi i w zasadzie nie wymagają dodatkowego układu próbkująco-pamiętającego na wejściu. Jako najszybsze ze znanych przetworników są stosowane wszędzie tam, gdzie konieczna jest bardzo duża szybkość przetwarzania, a więc w oscyloskopach cyfrowych, analizatorach przebiegów, urządzeniach radarowych, systemach przetwarzania sygnałów wizyjnych i aparaturze badawczej fizyki jądrowej.

Przetworniki szeregowo-równoległe (ang. *subranging converters*)

Ta metoda przetwarzania jest kompromisem między przetwornikami o konwersji szeregowej i równoległej (fleszowymi). Wadą przetworników fleszowych jest ograniczona rozdzielczość. Stosując mieszaną metodę przetwarzania uzyskuje się lepszą rozdzielczość zachowując dość dużą szybkość przetwarzania. Metoda polega na dwustopniowym przetwarzaniu przy użyciu przetworników fleszowych, dzięki czemu osiąga się znaczne ograniczenie liczby komparatorów. Na rys. 3 przedstawiono schemat blokowy 8-bitowego przetwornika szeregowo-równoległego.

W pierwszym przetworniku fleszowym A są określane wartości tylko czterech bardziej znaczących bitów, jest to więc jakby pomiar zgrubny. Uzyskany 4-bitowy rezultat cyfrowy jest zamieniany na napięcie w przetworniku c/a. Różni się on od sygnału wejściowego, różnica ΔU_{w0} jest wyznaczana i odpowiednio wzmacniana we wzmacniaczu różnicowym, a następnie podlega przetworzeniu w drugim stopniu przetwornika, którym jest także 4-bitowy przetwornik fleszowy B. Z tego układu otrzymuje się wartości cyfrowe czterech mniej znaczących bitów. Wzmocnienie wzmacniacza różnicowego jest tak dobrane, aby maksymalny sygnał różnicowy dopasować do zakresu wejściowego przetwornika. Jest to ważne, gdyż źle dobrane wzmocnienie może spowodować znaczne błędy nieliniowości oraz brakujące kody w cyfrowych rezultatach przetwarzania.

Cały układ wymaga tylko dwa razy po 31, czyli 62 komparatorów. Jest to znacznie mniej niż w normalnym 8-bitowym układzie fleszowym, w którym trzeba by użyć 255 komparatorów. Czas przetwarzania może być dość krótki, gdyż jest sumą dwóch cykli konwersji w przetwornikach fleszowych,

czasu ustalania się napięcia wyjściowego w przetworniku c/a oraz opóźnienia we wzmacniaczu. Dokładność ograniczają głównie właściwości przetwornika c/a. Struktura przetwornika przedstawiona na rys. 3 jest uproszczona. Większość przetworników szeregowo-równoległych jest wyposażona w dodatkowe cyfrowe układy korekcyjne, redukujące błędy nieliniowości i zapobiegające występowaniu zjawiska brakujących kodów. W praktyce stosuje się przetworniki szeregowo-równoległe o rozdzielczościach od 8 do 16 bitów i szybkościach przetwarzania od 100 kp/s do 40 Mp/s. Obszar ich zastosowań jest w zasadzie podobny, do przetworników fleszowych. Są stosowane tam, gdzie jest konieczna rozdzielczość lepsza niż równoległych układów fleszowych.

Bywają też przetworniki szeregowo-równoległe innego rodzaju niż tu omówiony. Stosowane są np. połączenia przetworników fleszowego i z kompensacją równoległą. Wszystkie przetworniki szeregowo-równoległe powinny mieć na wejściu układ próbkująco-pamiętający, gdyż sygnał przetworzony musi utrzymywać stałą wartość podczas całego okresu przetwarzania. □

Jaki przetwornik a/c wybrać? (2)

Michał Nadachowski

Przetworniki integracyjne (ang. *integrating converters*)

Omówione w pierwszej części artykułu przetworniki a/c charakteryzowały się szybkością przetwarzania co najmniej 10 kilopróbek/s. Przetworniki integracyjne wydają się w stosunku do nich niesłychanie wolne, gdyż ich typowa szybkość przetwarzania to 10 próbek/s. Mimo tak małej szybkości są jednak szeroko stosowane z powodu swej doskonałej dokładności i rozdzielczości. Są dwa podstawowe rodzaje przetworników integracyjnych: układ z podwójnym całkowaniem (ang. *dual slope integration converter*) oraz układ z przetwarzaniem napięcia na częstotliwość (*voltage – frequency converter*). W poprzednio omówionych przetwornikach była mierzona chwilowa wartość sygnału, którą czasem podczas przetwarzania trzeba nawet utrzymywać niezmienną w specjalnym układzie próbkująco-pamiętającym na wejściu. W przetworniku integracyjnym – jak sama nazwa wskazuje – jest mierzona uśredniona, scałkowana w pewnym określonym przedziale czasu wartość sygnału. Nie ma tu więc ani potrzeby ani sensu umieszczenia na wejściu układu próbkująco-pamiętającego. Struktura układu jest prosta, a jej trzon stanowi integrator.

Na rys. 4 przedstawiono schemat blokowy układu oraz przebieg napięcia na integrato-

rze, ułatwiający zrozumienie działania układu. W stanie początkowym przełącznik P1 utrzymuje wejście układu na poziomie masy, a przełącznik P2 zwiera kondensator C. W chwili początku przetwarzania do wejścia przez przełącznik P1 jest doprowadzane napięcie mierzone U_{we} , przełącznik P2 zostaje otwarty umożliwiając ładowanie kondensatora C z napięcia wejściowego do napięcia U_{max} proporcjonalnego do średniej wartości U_{we} . Czas T_1 ładowania, czyli całkowania, jest ustalony przez generator zegarowy i licznik. Po zakończeniu całkowania do wejścia jest dołączane przez przełącznik P1, napięcie odniesienia U_o (o polaryzacji odwrotnej niż U_{we}), powodując rozładowywanie kondensatora. Rozładowanie trwa aż do osiągnięcia początkowego poziomu napięcia na wyjściu integratora. Ten moment jest wykrywany przez komparator. Czas rozładowania T_2 jest mierzony przez zliczanie impulsów zegarowych w liczniku. Ponieważ stała czasu RC i częstotliwość zegara pozostają stałe w fazie ładowania i rozładowania, stosunek czasu ładowania do czasu rozładowania jest proporcjonalny do stosunku napięcia odniesienia do przetwarzanego napięcia wejściowego. Można wykazać, że liczba zliczeń N_x w liczniku po zakończeniu przetwarzania jest równa:

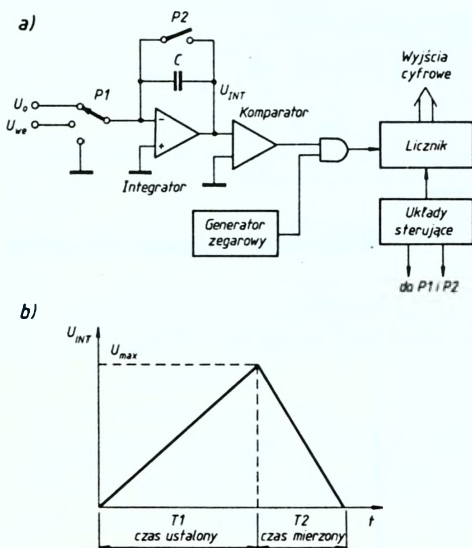
$$N_x = N_{max} \frac{U_{weSr}}{U_o}$$

przy czym:

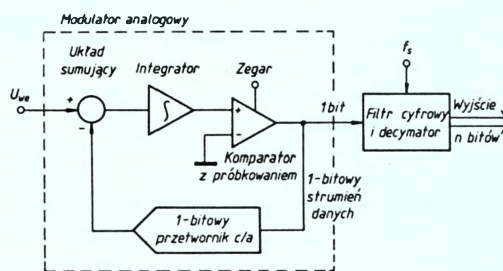
N_{max} – pojemność licznika (wyznaczająca okres całkowania)

U_o – napięcie odniesienia.

Ze wzoru na N_x wynikają dwa ważne fakty. Po pierwsze, na wynik przetwarzania teoretycznie nie mają wpływu wartości stałej czasu RC i częstotliwości zegarowej, a tylko wartości napięcia odniesienia U_o i stała wielkość N_{max} . Daje to dużą dokładność metody, gdyż ciepłota i długoczasowa niestabilność częstotliwości zegarowej oraz elementów R, C nie powodują błędów przetwarzania. Jest tak dlatego, że podczas drugiej fazy przetwarzania (rozładowania) następuje kompensacja błędów powstających w pierwszej fazie. Po drugie, wynik przetwarzania jest proporcjonalny do wartości średniej napięcia wejściowego w okresie ładowania kondensatora, a zatem metoda ma charakter integracyjny. Zaletą metod integracyjnych jest zdolność znacznego tłumienia wpływu zakłóceń o charakterze okresowym, np. zakłóceń sieci energetycznej 50 Hz. Warunkiem skuteczności jest taki dobór czasu uśredniania w przetworniku, aby był on wielokrotnością okresu zakłóceń. Dlatego okres całkowania (czyli czas ładowania kondensatora) w przetwornikach z podwójnym cał-



Rys. 4. Przetwornik Integracyjny z podwójnym całkowaniem:
a – schemat blokowy, b – przebieg napięcia na wyjściu integratora



Rys. 5. Przetwornik sigma-delta

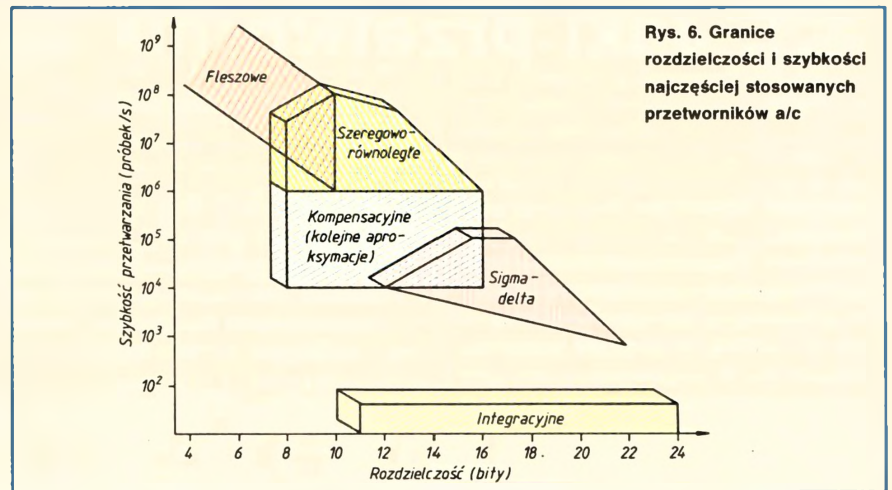
kowaniem dobiera się zwykle równy 20 ms, z czego wynika całkowity czas przetwarzania równy 40 ms. Tak więc typowy przetwornik z podwójnym całkowaniem może wykonać 25 przetworzeń na sekundę.

Przetworniki z podwójnym całkowaniem charakteryzują się dobrą zdolnością rozdzielczą. Na przykład w woltomierzu 3 1/2-cyfrowym (tzn. z wyświetlaniem do 1999) przetwarzanie wymaga zliczania 4000 (± 2000) impulsów zegarowych, co jest równoważne rozdzielczości 12-bitowej. W woltomierzach 5 1/2-cyfrowych (do 199 999) przetwornik ma dokładność równoważną rozdzielczości ponad 18-bitowej (dokładnie 18,6 bita). Przetworniki integracyjne z podwójnym całkowaniem ze względu na swą bardzo dobrą dokładność są stosowane przede wszystkim w aparaturze pomiarowej (w woltomierzach cyfrowych) i systemach przetwarzania informacji z czujników fizycznych wielkości wolnozmiennych, np. temperatury czy też ciśnienia.

Inną odmianą przetworników integracyjnych są konwertery napięcie/częstotliwość. Oparte są też na układzie integratora, w którym napięcie wejściowe jest wielokrotnie całkowane dając na wyjściu ciąg impulsów o częstotliwości proporcjonalnej do napięcia wejściowego. Proste przetworniki napięcie/częstotliwość są mało dokładne. Stosuje się przetworniki udoskonalone różnych typów, a szczególnie układy z równoważeniem ładunku spotykane w dokładnych woltomierzach i multimetrach cyfrowych.

Przetworniki sigma-delta

Metoda przetwarzania sigma-delta była znana od dawna, lecz dopiero ostatnio znalazła szerokie zastosowanie. Można ją więc w zasadzie traktować jako metodę nową. Główną dziedziną zastosowania są systemy przetwarzania i rejestracji sygnałów akustycznych. Przetwornik sigma-delta, nazywany też przetwornikiem ze strumieniem bitowym (ang. *bit-stream converter*), jest konwerterem jednobitowym wykorzystującym tzw. nadpróbkowanie oraz kształtowanie charakterystyki szumowej. Pojęcie "przetwornik 1-bitowy" jest nieco mylące, gdyż może sugerować, że chodzi tu o 1-bitową rozdzielczość tej metody, co nie jest prawdą. Przetwarzanie w układzie sigma-delta polega, ogólnie mówiąc, na porównywaniu próbki przetwarzanego sygnału ze spodziewaną wartością ekstrapolowaną, wynikającą z uśrednionych wartości kilku poprzednich próbek. Porównanie następuje w komparatorze, na którego wyjściu zależnie od wyniku porównania pojawia się stan L lub H. Tak więc wynik przetwarzania jest informacją jednobitową w postaci ciągu impulsów o gę-



Rys. 6. Granice rozdzielczości i szybkości najczęściej stosowanych przetworników a/c

stości proporcjonalnej do wartości sygnału. Jest to właśnie ten tzw. "strumień bitowy". W istocie rzeczy przetwarza się nie całą wartość sygnału, a tylko wartość przyrostową. Dlatego, mimo że uzyskiwana informacja jest tylko jednobitowa, to wykorzystując cały strumień informacji uzyskuje się bardzo dobre rozdzielczości – równoważne $16 \div 20$ bitom.

Podstawowy układ przetwornika sigma-delta (rys. 5) zawiera dwa główne bloki: modulator analogowy oraz filtr cyfrowy połączony z układem redukcji częstotliwości próbkowania zwanym decymatorem (ang. *decimator*). Modulator, złożony z układu sumatora, integratora, komparatora i 1-bitowego przetwornika c/a, przetwarza wejściowy sygnał analogowy na 1-bitowy strumień danych o dużej szybkości. Stosuje się tu tzw. nadpróbkowanie, czyli próbkowanie z częstotliwością znacznie (nawet do 128 razy) większą od wynikającej z reguły Nyquista, czyli od podwojonej maksymalnej częstotliwości występującej w widmie sygnału. Przetwarzanie jednobitowe daje duże szumy kwantyzacji, które jednak dzięki nadpróbkowaniu są przesuwane w obszar większych częstotliwości i wycinane w filtrze cyfrowym. Częstotliwość próbkowania jest potem redukowana cyfrowo do pewnej wartości f_s w specjalnym układzie, stanowiącym zwykle jeden moduł z filtrem. Dzięki temu na wyjściu otrzymuje się informację n-bitową o częstotliwości f_s .

Dzięki swej dobrej rozdzielczości ($16 \div 20$ bitów) oraz korzystnemu stosunkowi sygnału do szumu przetworniki sigma-delta mają szeroki zakres dynamiczny. Ze względu na charakter próbkowania (bardzo szybkie próbkowanie informacji jednobitowej) nie wymagają na wejściu układu próbkującego-pamiętającego. Ich wadą jest ograniczenie pasma przenoszonego sygnału do zakresu od 10 Hz do 100 kHz. Główną dziedziną

wykorzystania jest przetwarzanie i cyfrowa rejestracja sygnałów akustycznych, a szczególnie zapis na płytach kompaktowych i cyfrowe przetwarzanie mowy. Płytki monolityczne przetworników sigma-delta są dość rozbudowane i pobierają sporo mocy, a to z uwagi na złożoność układów filtrów cyfrowych.

Granice rozdzielczości i szybkości najczęściej stosowanych przetworników a/c przedstawiono graficznie na rys. 6. Na podstawie rysunku łatwo można określić, do jakich zastosowań nadają się przetworniki a/c różnych typów.

Warto wspomnieć, że oddzielną grupę przetworników a/c, szybko rozwijającą się ostatnio, tworzą przetworniki a/c samokalibrujące się. Mogą one mieć różną strukturę układową – szeregowo-równoległą, sigma-delta lub z kompensacją równoległą. Zawierają na ogół przetwornik c/a z przelączanymi kondensatorami oraz pamięć RAM, co umożliwia wewnętrzną kompensację błędów liniowości i innych. Ich omówienie wykracza poza ramy tego artykułu. □

L I T E R A T U R A

- [1] Kulka Z., Libura A., Nadachowski M.: Przetworniki analogowo-cyfrowe i cyfrowo-analogowe. WKŁ, Warszawa 1987
- [2] Pryce D.: Speed resolution tradeoff key to choosing ADCs, EDN, Aug. 6, 1992